

G 11C 10/06p

RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

(11) N° de publication : 2 430 065

(A n'utiliser que pour les
commandes de reproduction).

= US 427 9024

A1

DEMANDE
DE BREVET D'INVENTION

(21)

N° 79 16730

DOC

(54) Mémoire non volatile, reprogrammable électriquement par mots.

(51) Classification internationale. (Int. Cl 3) G 11 C 11/40, 7/00.

(22) Date de dépôt 28 juin 1979, à 15 h 18 mn.

(33) (32) (31) Priorité revendiquée : Demande de brevet déposée en République Fédérale d'Allemagne le 30 juin 1978, n. P 28 28 855.3 au nom de la demanderesse.

(41) Date de la mise à la disposition du public de la demande B.O.P.I. — «Listes» n. 4 du 25-1-1980.

(71) Déposant : Société dite : SIEMENS AKTIENGESELLSCHAFT, résidant en République Fédérale d'Allemagne.

(72) Invention de :

(73) Titulaire : *Idem* (71)

(74) Mandataire : Cabinet Flechner.

Variable duration of programming or erasing

BEST AVAILABLE COPY

L'invention concerne une mémoire non volatile, reprogrammable électriquement par mots et comportant des cellules de mémoire disposées en forme de matrice.

5 Le document IEEE Transactions on Electron Devices
Vol. ED-24, No. 5, Mai 1977, pages 606 à 610 a fait connaître
une cellule de mémoire à grille ou porte flottante pour la fabri-
cation de mémoires non volatiles (permanentes) reprogrammables
électriquement. Dans le cas de ces transistors à effet de champ,
10 une grille flottante de mémoire isolée de tous côtés et une
grille de commande pouvant être commandée sont disposées verti-
calement au-dessus de la voie d'un canal, la grille de commande
recouvrant l'ensemble de la voie du canal tandis que la grille
flottante n'en recouvre qu'une partie. La structure dite à
15 grille subdivisée évite des erreurs lors de la lecture de cel-
lules de mémoire effacées présentant un caractère de déplétion
ou d'appauvrissement. La charge de la grille flottante de mé-
moire s'effectue au moyen d'une injection de canal. A cet
effet les électrons sont accélérés dans un petit canal et sont
entraînés au moyen d'un champ transversal électrique supplémen-
20 taire en direction de la grille de mémoire. La décharge ou
l'effacement de la grille flottante s'effectue au moyen d'un
effet tunnel en retour des électrons moyennant l'application
d'une tension électrique élevée entre la grille de commande et
une région de diffusion.

25 Dans le brevet français No. 78.27511 se trouve proposée
une mémoire non volatile effaçable par mots et réalisée sui-
vant la technique de la grille ou porte flottante. Aussi bien
la charge que la décharge de la grille flottante s'effectue au
moyen d'un transit direct d'électrons entre la grille flottante
30 et le substrat, un champ électrique intense de polarité appro-
priée étant appliqué entre la grille flottante et le substrat.

35 A titre d'exemple d'une mémoire à pièges, on connaît,
d'après le document Siemens Forschungs- und Entwicklungsberichte,
Springer-Verlag, Vol. 4 (1975) No. 4, pages 213 à 219, une
cellule à mémoire MNOS pour la fabrication de mémoires non vo-
latiles ou permanentes. Une mémorisation de charges s'effectue
ici au moyen d'une modification électrique de charge de pièges
au niveau de l'interface entre une couche de nitrure et une
couche d'oxyde. La charge, de même que la décharge s'effectue

à l'aide de transits d'électrons par effet tunnel et ce en présence d'intensités électriques de champ élevées.

Le document IEEE Transaction on Electron Device, Vol. ED-24, No. 5, Mai 1977, pages 584 à 586, a fait connaître des
5 cellules de mémoire qui travaillent de la même façon que des transistors MNOS, mais dans lesquelles cependant la succession des couches électrode de grille métallique, nitrure, oxyde est remplacée par des transistors qui possèdent la succession de couches suivante, polysilicium, nitrure oxydé, nitrure, oxyde.

10 Dans toutes les mémoires connues jusqu'alors, qui sont constituées par les cellules de mémoire indiquées, la durée d'effacement ou la durée de programmation est prédéterminée et réglée de façon fixe par l'intermédiaire d'un organe extérieur de commande temporelle. Les durées d'effacement ou de programma-
15 tion doivent être choisies suffisamment longues pour que des variations, impliquées par la technique de fabrication, des caractéristiques d'effacement et de programmation des différentes cellules, soient prises en compte non seulement à l'intérieur d'une microplaquette ou puce, mais également du point de vue
20 de contraintes différentes de fabrication. En outre même les variations, impliquées par l'organe de commande temporelle lui-même, sur les tolérances de durée doivent être incluses. Des durées importantes de programmation et d'effacement entraînent le risque de perturbations ou parasites de mots adjacents ou
25 voisins et impliquent également souvent une altération ou détérioration des caractéristiques de programmation, en particulier dans des cellules de mémoire, dans lesquelles le processus d'inscription ou d'enregistrement s'effectue au moyen d'une injection de canal. Des durées élevées d'inscription-effacement
30 réduisent le nombre des cycles admissibles d'inscription-effacement. Afin de parvenir à des durées minimales d'inscription-effacement et par conséquent d'accroître la durée de vie et la qualité de mémoires correspondantes à semiconducteurs, il serait souhaitable d'équiper des mémoires à semiconducteurs de telle
35 manière qu'un organe extérieur de commande temporelle soit inutile et que lors de la détermination de la durée d'inscription-effacement, seules les variations à l'intérieur d'une même microplaquette aient une influence, cependant que des variations concernant des contraintes différentes de semiconducteurs ne sont

pas prises en compte. Ainsi on peut obtenir une réduction importante des durées d'inscription-effacement et on peut accroître de façon correspondante la qualité ainsi que la durée de vie des mémoires correspondantes.

5 La présente invention a donc pour but d'équiper une mémoire non volatile, reprogrammable électriquement par mots, de telle manière qu'un organe extérieur de commande temporelle soit inutile et de telle manière que les durées effectives de programmation ou d'inscription des cellules individuelles soient
10 réduites par rapport à des mémoires possédant des organes extérieurs de commande temporelle.

Ce problème est résolu conformément à l'invention grâce au fait qu'un circuit de commande est interconnecté à la matrice de mémoire de telle manière que pour chaque ligne de mémoire, il
15 est prévu des durées variables d'effacement et d'inscription, dont la fin est indiquée par l'apparition d'un état prédéterminé d'effacement ou d'inscription d'une ou de plusieurs cellules de mémoire faisant partie d'une ligne de mémoire, dans laquelle doit être réalisé un effacement ou une inscription, ledit état
20 d'effacement ou d'inscription d'une ou de plusieurs cellules de mémoire de la ligne de mémoire considérée étant contrôlé pendant la durée d'effacement ou d'inscription de cette ligne de mémoire.

La mémoire conforme à l'invention présente, par rapport
25 aux mémoires connues, l'avantage consistant en ce que l'on fait l'économie de l'organe extérieur de commande temporelle et que de ce fait l'ensemble du dispositif permettant de faire fonctionner la mémoire s'en trouve simplifié et meilleur marché. Les variations de tolérances de tous les composants, qui font
30 partie d'un organe de commande temporelle et qu'il faut prendre en compte lors de la détermination de la constante de temps, n'entrent plus en ligne de compte dans la durée d'inscription ou dans la durée d'effacement de la mémoire conforme à l'invention et ne contribuent par conséquent également pas à un accroissement de la durée d'inscription et de la durée d'effacement.
35

Lors de l'agencement d'un organe extérieur de commande temporelle, il faut également prendre en compte des variations de tolérances concernant les temps de programmation ou d'effacement de microplaquettes de mémoire par suite de différentes

contraintes de fabrication. Etant donné que dans les temps de programmation ou d'effacement de la mémoire conforme à l'invention n'interviennent au maximum que les variations dans une microplaquette à semiconducteurs, par conséquent les temps de programmation et d'effacement de la mémoire conforme à l'invention sont également réduits avantageusement par rapport à ceux des mémoires usuelles comportant un organe extérieur de commande temporelle.

Une réduction du temps de programmation ou du temps d'effacement d'une mémoire est avantageuse tout d'abord pour le fonctionnement d'une telle mémoire. En second lieu, une durée raccourcie de reprogrammation a des répercussions sur la durée de vie de la mémoire. On sait que les caractéristiques de programmation et d'effacement d'une mémoire s'altèrent lorsque le nombre des cycles d'inscription/mémoire augmente. Ces altérations ou détériorations sont provoquées par exemple par des empoisonnements de l'oxyde, qui peuvent produire des porteurs de charge chauds, ou bien par des phénomènes de fatigue de couches de nitrure. Par conséquent des durées réduites de reprogrammation impliquent un accroissement du nombre de cycles possibles d'inscription/effacement et un accroissement de la durée de vie de la mémoire conforme à l'invention.

Par suite de la réduction des temps d'effacement, et ce dans le cas de mémoires à grille flottante, le risque d'un effacement excessif, c'est-à-dire le décalage des tensions de seuil sur des valeurs trop négatives, se trouve réduit. De ce fait à nouveau d'éventuelles difficultés peuvent être réduites lors de l'opération successive de programmation au moyen de l'injection de canal.

Enfin la réduction de la durée de reprogrammation d'une mémoire conduit également à un parasitage plus faible par mots voisins ou adjacents que dans le cas de durées plus importantes de reprogrammation. Des durées plus importantes de reprogrammation provoquent souvent, dans des cellules individuelles de mots voisins, l'inscription ou l'effacement intempestive d'une information, ce qui conduit à des erreurs lors du fonctionnement des mémoires.

Une réduction des durées de programmation et d'ef-

face ment présente en outre l'avantage d'impliquer une charge en courant réduite et par conséquent un chauffage plus faible du cristal semiconducteur.

5 Cet avantage est particulièrement important pour des mémoires dans lesquelles, lors de la programmation ou de l'effacement, il s'écoule des courants intenses, comme par exemple lors de la programmation de cellules de mémoire au moyen de l'injection de canal.

10 Une variante de l'invention réside dans le fait qu'un circuit de commande est interconnecté à la matrice de mémoire de telle manière que pour l'obtention d'une durée variable d'effacement d'une ligne de mémoire et pour le contrôle de l'état d'effacement d'une ou de plusieurs cellules de mémoire de la ligne de mémoire, qui doit être effacée, les
15 tensions d'effacement appliquées aux cellules de mémoire sont réparties suivant une suite temporelle d'impulsions individuelles de telle manière qu'un processus de lecture de contrôle est inséré respectivement dans les pauses entre impulsions.

20 Dans le cas de cellules de mémoire, qui ne possèdent aucune plage d'effacement isolée du point de vue électrique de la plage du canal, un effacement et une lecture de contrôle simultanés ne sont pas possibles dans la mesure où par exemple dans le cas de cellules de mémoire à canal n, une tension positive élevée doit être appliquée à la source pour l'effacement,
25 tandis que la source doit être placée à la masse pour la lecture de contrôle. Dans la technique à canal p, il en va de même avec une permutation des signes des tensions appliquées. Ces deux conditions ne peuvent pas être remplies simultanément. Une répartition de la tension d'effacement en une suite temporelle d'impulsions individuelles permet cependant une lecture de contrôle pendant les pauses entre les impulsions d'effacement. Pour le type indiqué de cellules de mémoire, la
30 répartition de la tension d'effacement en une suite temporelle d'impulsions individuelles est particulièrement importante.

35 Ceci n'exclut cependant pas que même des cellules, qui disposent d'une fenêtre d'effacement isolée du point de vue électrique de la zone du canal (voir le brevet français No. 77.29039), puissent être également effacées au moyen d'une suite d'impulsions d'effacement, même si pour de telles cellules

les un effacement est possible au moyen d'une tension d'effacement constante dans le temps. Etant donné que sous l'action d'un effacement impulsif, l'échappement du cristal est plus faible, l'utilisation d'impulsions d'effacement peut être par exemple également avantageuse dans le cas de cellules comportant une fenêtre d'effacement isolée.

Il est avantageux d'interconnecter un circuit de commande à la matrice de mémoire de telle manière que la durée d'effacement d'une ligne de mémoire soit terminée lorsque toutes les cellules de mémoire, dans lesquelles est réalisée une lecture de contrôle, possèdent une tension de seuil U_T , avec U_T étant inférieure ou égale à $|U_{GL}|$, lorsque U_{GL} désigne une valeur de seuil prédéterminée des cellules de mémoire utilisées.

Cette condition peut être satisfaite de la manière suivante par exemple dans le cas de cellules de mémoire réalisées suivant la technique à canal n :

Une cellule de mémoire est bloquée à l'état non effacé dans le cas où une tension positive suffisamment élevée n'est pas appliquée à sa grille de commande. Si par exemple on réalise un effacement en direction de la source, une tension positive intense est appliquée par les impulsions d'effacement à la source, tandis que la grille de commande est placée à la masse. Sur le drain est toujours appliquée de façon prédéterminée une certaine tension positive pas très élevée qui est exactement suffisamment élevée pour suffire à la lecture et à la lecture de contrôle des cellules. Au début du processus d'effacement, tant que la tension de seuil $|U_T|$ est supérieure à la valeur de seuil prédéterminée $|U_{GL}|$, la cellule devant être effacée reste bloquée également pendant les pauses entre les impulsions d'effacement. Si cependant la tension de seuil diminue au bout de quelques impulsions d'effacement de telle manière qu'elle atteint et tombe au-dessous de la valeur $|U_{GL}|$, la cellule est conductrice pendant la pause immédiatement suivante entre les impulsions. Etant donné que pendant les pauses entre les impulsions, la source des cellules est placée à la masse et que d'autre part le drain est toujours chargé par une certaine tension positive qui est suffisante pour la lecture et pour la lecture de contrôle, il s'écoule alors un courant à travers la cellule. Ce courant d'une ou de plusieurs

cellules de mémoire , au niveau desquelles est effectuée une lecture de contrôle, peut à nouveau être utilisé en tant que signal pour arrêter la durée d'effacement d'un mot sélectionné. Les cellules de mémoire ne sont par conséquent effacées que jusqu'au moment où l'état "0" est atteint précisément avec l'intervalle de sécurité réglable.

Dans des cellules déterminées, il est également avantageux qu'un dispositif de commande soit interconnecté à la matrice de mémoire de telle manière que la durée d'effacement variable soit atteinte au moyen d'une tension d'effacement appliquée de façon continue dans le temps et au moyen d'une lecture de contrôle simultanée, la durée d'effacement d'une ligne de mémoire étant terminée lorsque toutes les cellules de mémoire, au niveau desquelles est effectuée la lecture de contrôle, possèdent une tension de seuil U_T pour laquelle on a la relation $|U_T| \leq |U_{GL}|$

Un effacement continu et une lecture simultanée peuvent être réalisés dans les cellules de mémoire du type à grille flottante, qui possèdent une fenêtre d'effacement isolée électriquement de la région du canal, de telle manière que la tension de source puisse atteindre également la valeur 0 volt pendant toute la durée d'effacement, cependant que la région de diffusion isolée située dans la fenêtre d'effacement possède une tension positive intense. Une telle cellule est décrite dans le brevet français Numéro 77.29039.

Il est également avantageux qu'un circuit de commande soit interconnecté à la matrice de mémoire de telle manière que, pour l'obtention d'une durée d'inscription variable d'une ligne de mémoire et pour le contrôle de l'état de programmation d'une ou de plusieurs cellules de mémoire de la ligne de mémoire devant être programmée, les tensions de programmation appliquées aux cellules de mémoire soient réparties suivant une suite temporelle d'impulsions individuelles de telle manière qu'un processus de lecture de contrôle soit inséré respectivement pendant les pauses entre les impulsions.

La répartition ou subdivision de la durée de programmation en impulsions individuelles présente, en particulier dans le cas de cellules qui sont programmées avec une injection

de canal, l'avantage consistant en ce qu'un chauffage intense de la microplaquette à semiconducteurs se trouve de ce fait réduit par les courants intenses de canal.

Une lecture de contrôle au niveau d'une cellule devant être programmée pendant la pause entre les impulsions a en outre comme avantage, pour toutes les cellules utilisées, que la durée de programmation d'une cellule peut être adaptée à la durée de programmation effectivement nécessaire de cette cellule. De ce fait la valeur de seuil d'une cellule devant être programmée n'est pas accrue sensiblement au-delà d'une valeur nominale prédéterminée supérieure de la tension de seuil. Il en résulte en outre l'avantage d'une réduction de la durée de programmation et, par voie de conséquence, d'un endommagement moindre des cellules à semiconducteurs, ce qui conduit à nouveau à un accroissement de la durée de vie et à un accroissement du nombre des cycles d'inscription/lecture. Des endommagements de mémoires conformes à l'invention, qui sont basés sur la reprogrammation, ne conduisent pas, comme dans le cas d'autres mémoires, à d'éventuelles défaillances totales, mais ne font qu'accroître de façon continue les durées d'inscription/lecture.

Une variante de l'invention réside dans le fait qu'un circuit de commande est interconnecté à la matrice de mémoire de telle manière que la durée d'inscription d'une ligne de mémoire est terminée lorsque toutes les cellules de mémoire, au niveau desquelles on effectue une lecture de contrôle, possèdent une tension de seuil $|U_T|$ supérieure ou égale à $|U_{GS}|$.

Une variante de l'invention réside dans le fait que, pendant la durée d'effacement et à l'intérieur d'un processus de lecture de contrôle, dans le cas d'une tension de grille U_{GL} , l'état effacé est affiché par la diminution de la valeur absolue de la tension de drain $|U_D|$ et que pendant la durée d'inscription et à l'intérieur d'un processus de lecture de contrôle, dans le cas d'une tension de grille U_{GS} , l'état programmé est affiché par l'accroissement de la tension de drain $|U_D|$.

Il est avantageux qu'un circuit de commande soit interconnecté à la matrice de mémoire de telle manière que les signaux de sortie de drain, qui indiquent la fin d'une durée d'inscription ou d'une durée d'effacement d'une ligne de mémoire, soient utilisés pour le débranchement de la tension d'inscription

ou de la tension d'effacement appliquée à la ligne de mémoire associée.

De même, conformément à l'invention, pour réaliser les différentes cellules de mémoire, on utilise des transistors à effet de champ reprogrammables électriquement et qui sont constitués selon le principe à grille flottante ou bien selon le principe MNOS.

Du point de vue de la technique des circuits, il est avantageux que les conducteurs de grille des transistors à effet de champ utilisés pour la réalisation de cellules de mémoire soient réunis par mots et que les conducteurs de drain associés soient réunis par bits.

Il est avantageux qu'un circuit de commande soit interconnecté à la matrice de mémoire de telle manière que les tensions de grille, qui sont nécessaires en tant que valeurs prédéterminées de tension de seuil (U_{GS} et U_{GL}) pour la lecture de contrôle lors de la programmation et de l'effacement, ainsi que la tension de grille pour la lecture de la mémoire (U_{GR}) soient prélevées sur un même diviseur de tension de telle manière que l'on ait toujours $|U_{GL}|$ inférieure à $|U_{GR}|$ et que l'on ait simultanément $|U_{GR}|$ inférieure à $|U_{GS}|$.

Cette disposition garantit avantageusement une différence minimum sûre entre la tension de grille U_{GR} lors de la lecture et la tension de seuil $U_T("1")$ de l'état programmé, avec $|U_T("1")| > |U_{GR}|$ ou la tension de seuil $U_T("0")$ de l'état effacé d'une cellule de mémoire, avec $|U_T("0")| < |U_{GR}|$. On peut par conséquent effectuer toujours une lecture de façon sûre. Des variations, dues aux tolérances, des caractéristiques d'inscription et de lecture de la cellule de mémoire dans une mémoire n'agissent pas sur la fiabilité de la lecture, mais uniquement sur la durée du processus d'inscription ou d'effacement. Etant donné que l'état non programmé et l'état programmé peuvent être déterminés de façon très précise par rapport à la tension de lecture grâce à ces dispositions, on peut réduire la largeur de la fenêtre électrique, c'est-à-dire de la différence de potentiel entre la tension de grille lors de la lecture de contrôle pendant l'inscription U_{GS} et la tension de grille lors de la

lecture de contrôle pendant l'effacement U_{GL} . De ce fait
 avantageusement ou bien les tensions pendant la reprogrammation
 peuvent être faibles ou bien la durée de reprogrammation est
 particulièrement brève. En outre grâce à ces dispositions,
 5 on peut placer la fenêtre électrique dans une plage prédéter-
 minée de tensions de seuil.

A titre d'exemple on a décrit ci-dessous et illus-
 tré schématiquement aux dessins annexés plusieurs formes de
 réalisation de l'objet de l'invention.

10 Les exemples de réalisation concernent la technique à
 canal n. Des exemples de réalisation analogues sont cependant
 possibles suivant la technique à canal p.

La figure 1 représente un schéma-bloc d'une mémoire
 conforme à l'invention.

15 Les figures 2a à 2g sont des représentations graphi-
 ques d'impulsions d'effacement- d'inscription et de lecture
 de contrôle et de lecture.

Les figures 3 et 3a montrent deux exemples d'un
 système logique d'isolation pour des mémoires conformes à
 20 l'invention.

La figure 4 représente un circuit de commande de
 grille pour des mémoires conformes à l'invention et un cir-
 cuit de commande de source et de drain pour des mémoires com-
 portant des cellules, qui sont chargées avec une injection
 25 de canal.

La figure 5 représente un circuit de commande de
 source et de drain pour des mémoires conformes à l'invention
 comportant des cellules de mémoire qui sont chargées au moyen
 de champs électriques intenses appliqués entre la grille de
 30 mémoire et la région de diffusion.

La figure 1 représente le schéma-bloc d'une mémoire
 conforme à l'invention comportant une matrice de mémoire 100
 comportant m lignes et n colonnes. A la matrice de mémoire
 100 est raccordé un circuit 200 de commande de sources et de
 35 drains, qui délivre les tensions de source U_{S1} à U_{Sn} et les
 tensions de drain U_{D1} à U_{Dn} (ce qui est indiqué par des flè-
 ches entre la matrice de mémoire 100 et le circuit 200 de
 commande de source et de drain). La direction des flèches

indique le côté des lignes de jonction, à partir desquelles la tension considérée est appliquée. Les directions doubles inversées pour U_{D1} à U_{Dn} indiquent que les tensions de drain sont déterminées soit directement par l'intermédiaire d'un circuit de commande de drain, soit indirectement, dans le cas d'un drain flottant du point de vue électrique, également par l'intermédiaire du circuit de commande de source. Les tensions de drain U_{D1} à U_{Dn} de la matrice de mémoire 100 sont d'autre part également raccordées à un système logique d'exploitation 400 (ce qui est indiqué par des flèches entre la matrice de mémoire 100 et le système logique d'exploitation 400). Les entrées D_{E1} à D_{En} du système logique d'exploitation 400 ainsi que les circuits de commande de source et de drain 200 sont reliées entre eux d'une façon électriquement conductrice. Cette liaison électriquement conductrice des entrées de données du système logique d'exploitation 400 et du circuit de commande de source et de drain 200 n'a été indiquée, pour avoir une meilleure vue d'ensemble, que pour l'entrée des données de la première colonne D_{E1} sur la figure 1, par la ligne formée d'un trait mixte 1000. Les sorties des données D_{A1} à D_{An} , représentées par des flèches qui partent du circuit 200 de commande de source et de drain, sont déterminées par le niveau des tensions de drain U_{D1} à U_{Dn} . Les tensions de grille des conducteurs de grille commandés par mots de la matrice de mémoire 100 sont alimentées par l'intermédiaire d'un circuit 500 de commande de grilles avec des potentiels appropriés U_{G1} à U_{Gm} . Dans le circuit 500 de commande de grille, les conducteurs de sélection d'un décodeur de lignes W_1 à W_m sont disposés de telle manière que l'on peut réaliser une sélection appropriée de mots. Le circuit de commande muni de la partie de commande impulsionnelle 300, envoie, par l'intermédiaire du conducteur 302, les impulsions nécessaires au circuit 200 de commande de source et de drain et, de façon correspondante par l'intermédiaire du conducteur 305, dans le circuit de commande de grille 500. Les conducteurs 304 relient le système logique d'exploitation 400 au circuit de commande muni de la partie de commande impulsionnelle 300, grâce à quoi le système logique d'exploitation 400 agit sur la durée de délivrance d'impulsions du circuit de commande muni de la partie de com-

mande impulsionnelle 300.

Sur la figure 2 on a représenté les impulsions pour un circuit de commande dans lequel l'effacement et l'inscription dans les cellules de mémoire s'effectuent non pas comme cela est usuel pendant une durée prédéterminée, mais entre des valeurs prédéterminées de tension de seuil, à savoir entre la valeur de la tension de seuil $U_T("0")$ d'une cellule reprogrammée et $U_T("1")$ d'une cellule programmée. Les impulsions d'effacement conformément à la figure 2a provoquent une diminution pas à pas de la tension de seuil 24, représentée sur la figure 2b, pendant la durée des impulsions d'effacement. Les impulsions de lecture de contrôle pendant l'effacement tombent pendant les intervalles entre les impulsions d'effacement.

Il en va de même pour le processus d'inscription, comme cela ressort des figures 2d à 2f.

Sur la figure 2a, des impulsions U_S de tension de source sont représentées en fonction du temps t . Des impulsions rectangulaires 11, 12, 13 sont envoyées, dans le but de réaliser l'effacement, à la source d'une cellule sélectionnée. La durée d'une impulsion d'effacement est désignée par T_L . La durée s'étendant depuis le début d'une impulsion d'effacement jusqu'au début de l'impulsion d'effacement suivante est égale à T_1 . La durée de la pause entre deux impulsions d'effacement successives est égale par conséquent à $T_1 - T_L$. Sur la figure 2b on a représenté la variation de la tension de seuil d'une cellule sélectionnée pendant la durée d'effacement de cette cellule, l'effacement étant réalisé au moyen d'impulsions conformément à la figure 2a. La courbe 20 de variations de la tension de seuil d'une cellule non effacée initialement comporte, au début du processus d'effacement, une valeur élevée de tension de seuil $U_T("1")$. Chaque impulsion d'effacement provoque une diminution de la valeur de la tension de seuil de la cellule sélectionnée devant être effacée. Ainsi par exemple l'impulsion 11 de la figure 2a provoque une diminution 21 de la tension de seuil U_T , tandis que l'impulsion 12 provoque une diminution 22 et l'impulsion 13 une diminution 23. Une cellule sélectionnée est alors effacée lorsque sa valeur de tension de seuil $U_T("0")$ se situe au-dessous d'une tension de grille appliquée U_{GL} lors de la lecture

de contrôle pendant le processus d'effacement. Ce critère est rempli pour la valeur finale 24 de la tension de seuil de la courbe 20 $U_T("0") < U_{GL}$.

La figure 2c représente les tensions de drain d'une cellule sélectionnée, au niveau de laquelle on effectue une lecture de contrôle pendant les pauses entre les impulsions d'effacement, pendant une durée T_{KL} , pendant l'effacement. La tension de drain pendant la durée d'une impulsion d'effacement T_L peut prendre des valeurs très différentes selon la constitution et le type de cellules de mémoire utilisées. Ces tensions de drain ne sont pas représentées sur la figure 2c pour en conserver la clarté. Pendant la durée d'un processus de lecture de contrôle pendant la phase d'effacement T_{KL} , les valeurs de la tension de drain 26, 27, 28 d'une cellule de mémoire sélectionnée sont situées à un niveau élevé jusqu'à ce que la valeur de la tension de seuil de la cellule soit tombée au-dessous d'une certaine valeur critique. Cette valeur critique peut être tirée de la figure 2b et est égale à la valeur U_{GL} , ce qui correspond à la tension de grille lors de la lecture de contrôle pendant l'effacement au niveau de la cellule devant être effacée. Si la tension de seuil de la cellule devant être effacée tombe au-dessous de cette valeur U_{GL} , la valeur 29 de la tension de drain de la cellule devant être effacée diminue spontanément fortement, c'est-à-dire que la cellule devient conductrice. Cette diminution spontanée de la tension de drain d'une ou de plusieurs cellules devant être effacées d'une mémoire peut être utilisée pour arrêter le processus d'effacement.

(lecture)
Programmation
s'une cellule

Sur la figure 2d on a représenté des impulsions U_G de tension de grille en fonction du temps t . Des impulsions rectangulaires 31, 32, 33 sont envoyées à la grille d'une cellule sélectionnée afin d'inscrire une information dans cette cellule. La durée d'une impulsion d'inscription est égale à T_S . La durée depuis le début d'une impulsion d'inscription jusqu'au début de l'impulsion d'inscription suivante est égale à T_2 , tandis que la durée de la pause entre deux impulsions successives d'inscription est égale à $T_2 - T_S$.

Sur la figure 2e on a représenté la variation de la tension de seuil d'une cellule sélectionnée pendant la durée d'inscription de cette cellule, l'inscription étant réalisée au moyen d'impulsions du type représenté sur la figure 2d. La courbe 40 de variation de la tension de seuil d'une cellule effacée initialement comporté au début du processus d'inscription une valeur faible de tension de seuil 39, la valeur de tension de seuil $U_T("0")$ d'une cellule non programmée. Chaque impulsion d'inscription provoque un accroissement de la valeur de la tension de seuil de la cellule dans laquelle doit être effectuée l'inscription. Ainsi l'impulsion 31 de la figure 2d provoque un accroissement 41 de la tension U_T , tandis que l'impulsion 32 provoque un accroissement 42 et l'impulsion 33 un accroissement 43. Le processus d'inscription est déterminé lorsque la valeur de la tension de seuil d'une cellule sélectionnée se situe au-dessus d'une certaine tension de grille U_{GS} présente lors de la lecture de contrôle. Ce critère est satisfait pour la valeur finale 44 de la tension de seuil U_T , la valeur $U_T("1")$, dans la courbe 40, $U_T("1") > U_{GS}$.

La figure 2f représente la tension de drain U_D pendant le processus d'inscription d'une cellule de mémoire sélectionnée, pour laquelle on effectue la lecture de contrôle pendant les pauses entre les impulsions d'inscription, pendant une durée T_{KS} . Comme sur la figure 2c, de même que la figure 2f, la tension de drain n'a été représentée que pendant la durée du processus de contrôle dans la phase d'inscription T_{KS} , mais pas pendant la durée des impulsions d'inscription T_S . Les valeurs de tension de la tension de drain 46, 47, 48 d'une cellule de mémoire sélectionnée sont situées pendant le processus d'inscription à un niveau faible, c'est-à-dire que la cellule sélectionnée est rendue passante, jusqu'à ce que la valeur de la tension de seuil de la cellule soit montée au-dessus d'une certaine valeur critique. Cette valeur critique peut être tirée de la figure 2e et est égale à U_{GS} , ce qui correspond à la tension de grille lors de la lecture de contrôle pendant l'inscription au niveau de la cellule sélectionnée. Si la tension de seuil de la cellule sélectionnée dépasse cette valeur U_{GS} , la valeur de la tension de drain 49 de la cellule sélectionnée augmente spontanément fortement, c'est-à-dire que la cellule ne conduit plus de courant.

Cet accroissement spontané de la tension de drain d'une cellule sélectionnée d'une mémoire peut être utilisé pour arrêter le processus d'inscription.

La figure 2g représente la tension U_G en fonction du temps t , d'une cellule de mémoire sélectionnée pendant le processus de lecture. Les impulsions rectangulaires 51, 52 possèdent respectivement le même niveau de potentiel, à savoir le niveau de la tension de lecture de grille U_{GR} . Cette tension se situe entre la tension de seuil $U_T("1")$ d'une cellule de mémoire, dans laquelle est enregistré un "1", et la tension de seuil $U_T("0")$ d'une cellule de mémoire, dans laquelle est inscrite un "0". En se référant à la figure 4, on explicitera de façon détaillée, en particulier la manière dont on peut respecter de façon sûre, du point de vue des circuits, une différence suffisamment sûre entre la tension de lecture U_{GR} et la tension de seuil $U_T("1")$ d'une cellule chargée d'une part et la tension de seuil $U_T("0")$ d'une cellule de mémoire effacée.

Sur la figure 2 on a réalisé l'inscription et l'effacement d'informations dans des cellules sélectionnées à l'aide d'impulsions représentées d'inscription ou d'effacement. Dans le cas de cellules de mémoire équipées de façon particulière, du type de celles décrites dans le brevet français No. 77.29039, pour lesquelles le transfert de charge s'effectue dans le cas d'une mémoire à grille flottante à l'extérieur de la région du canal dans une région d'effacement ou dans une fenêtre d'effacement isolée du point de vue électrique, le processus d'effacement et la lecture de contrôle peuvent se dérouler simultanément. Pour cet exemple de réalisation, un effacement statique est également par conséquent possible. De même dans ce cas la tension d'effacement est débranchée au moyen d'un système logique d'exploitation approprié et d'un circuit de commande à l'instant où la tension de seuil de la cellule devant être effacée tombe au-dessous d'une valeur de tension de seuil inférieure prédéterminée.

Les symboles T_S et T_L situés sur différentes bornes des figures 3, 4 et 5 indiquent que pendant la durée des impulsions d'inscription ou pendant la durée des impulsions d'effacement, une tension positive suffisamment élevée est présente sur cette borne, c'est-à-dire un "1" pour le symbole correspondant.

Il en va de même pour T_{KL} et T_{KS} pour la durée d'un processus de lecture de contrôle pendant les pauses entre les impulsions d'effacement ou d'inscription. Les mots "inscription", "effacement", "lecture", signifient que des tensions positives correspondantes sont appliquées pendant l'ensemble de la durée d'inscription, d'effacement ou de lecture aux bornes correspondantes. Les mots "fin d'effacement" ou "fin d'inscription" indiquent la délivrance d'un signal de tension à l'instant de la fin de l'effacement ou de l'inscription.

La figure 3 montre deux exemples d'un système logique d'exploitation 400 pour des mémoires conformes à l'invention. Dans le cas du schéma logique 410 de la figure 3, tous les conducteurs de drain 1 à n, raccordés selon le mode par bits, sont ressortis de la matrice de mémoire 100. Les conducteurs de drain 1 à n, raccordés par bits, sont reliés d'une part par l'intermédiaire d'inverseurs respectifs α_1 à α_n à un organe ET β et d'autre part par l'intermédiaire d'organes respectifs OU γ_1 à γ_n à un organe ET δ . En outre les entrées des données D_{E1} à D_{En} sont raccordées par l'intermédiaire d'inverseurs respectifs η_1 à η_n aux organes OU correspondants γ_1 à γ_n . Pour conserver la clarté du dessin, on n'a représenté que le premier, le second et le n-ième conducteurs de drain munis des symboles associés. On veille à ce que l'organe ET β ne soit libéré que pendant la durée des processus de lecture de contrôle pendant la pause d'effacement, c'est-à-dire pendant la durée T_{KL} , ce qui peut être réalisé par exemple au moyen d'une borne supplémentaire 420 sur l'organe ET β , qui conduit respectivement à une tension positive pendant la durée de la lecture de contrôle lors de l'effacement et applique donc un "1" à l'organe ET β , tandis que pendant les autres instants il ne conduit aucune tension et applique par conséquent un "0" à l'organe ET β . Une borne 430 veille de façon analogue à ce que l'organe ET δ ne soit libéré que pendant la durée T_{KS} des processus de lecture de contrôle dans la phase d'inscription. A la borne 430 sont par conséquent appliquées des impulsions de tension qui conduisent à une tension positive pendant la durée T_{KS} et appliquent par conséquent un "1" à l'organe ET δ , tandis que pendant les pauses associées de lecture de contrôle, elles appliquent un "0" à l'organe ET δ et ne libèrent donc pas ce dernier pendant cet intervalle de temps. Pendant la durée T_{KL} .

de la lecture de contrôle dans la phase d'effacement, la borne 420 délivre tout d'abord un "1" à l'organe ET β . Pendant le processus d'effacement d'un mot sélectionné, respectivement ces cellules de mémoire délivrent alors un "0" à leurs conducteurs de drain associés, raccordés selon le mode par bits, i ($i = 1, \dots, n$) lorsque leurs valeurs de seuil sont, conformément à la figure 2b, tombées au-dessous d'une valeur de tension inférieure prédéterminée U_{GL} . Une fois atteint cet état dans toutes les cellules du mot sélectionné, tous les conducteurs de drain 1 à n délivrent par conséquent un "0". Par l'intermédiaire des inverseurs associés α_1 à α_n , un "1" est par conséquent appliqué à chaque entrée de l'organe ET β et il apparaît par conséquent à la sortie de cet organe ET β le signal de commande "fin d'effacement", qui est retransmis alors au circuit de commande comportant la partie de commande impulsionnelle 300 de la figure 1, en tant qu'impulsion de tension, ce qui interrompt à nouveau une délivrance ultérieure d'impulsions du circuit de commande 300 au circuit de commande 200. Le processus d'effacement est de ce fait terminé pour le mot sélectionné.

Lors de l'inscription d'un mot sélectionné, les conducteurs de drain 1 à n , raccordés par bits, sont reliés par l'intermédiaire d'organes OU γ_1 à γ_n à un organe ET δ commun. Aux organes OU γ_i ($i = 1$ à n) sont également raccordés, outre le conducteur de drain associé i ($i = 1$ à n), l'entrée associée de données D_{Ei} ($i = 1$ à n) par l'intermédiaire respectivement d'un autre inverseur η_i ($i = 1$ à n). Si la cellule i est munie d'une information, le i -ième conducteur de drain raccordé par bits conduit, après la fin de la charge de la cellule correspondante, une tension de drain positive suffisamment élevée, c'est-à-dire un "1" à l'organe OU γ_i . La seconde entrée de l'organe OU γ_i est au contraire chargée par un "0" étant donné que l'entrée associée de données D_{Ei} possède un "1", qui est converti par l'inverseur intercalé η_i en un "0", et atteint ensuite la seconde entrée de l'organe OU γ_i . La sortie de l'organe OU γ_i délivre donc à l'organe ET δ un "1". Une seconde cellule de mémoire, dans laquelle un "0" est inscrit, délivre toujours par l'intermédiaire de son conducteur de drain j , branché par bits, à l'organe OU γ_j associé, une information "0", étant donné que la tension de drain de cette cellule n'augmente pas. L'entrée correspondante de données D_{Ej} envoie un "0" à l'inverseur ET η_j .

qui à nouveau délivre un "1" à la seconde entrée de l'organe OU γ_j . La sortie de l'organe OU γ_j délivre donc également un "1" à l'organe ET δ . Toutes les cellules du mot sélectionné, dans lesquelles est inscrit un "0", délivrent donc au début du processus d'inscription un "1" à l'entrée associée de l'organe ET δ . Toutes les autres cellules du mot sélectionné, dans lesquelles est inscrit un "1", délivrent alors un "1" à l'entrée de l'organe ET δ lorsque le processus d'inscription est terminé dans la cellule correspondante. Une autre borne 430 à l'entrée de l'organe ET δ délivre, pendant la durée de chaque processus de lecture de contrôle, dans la phase d'inscription, c'est-à-dire pendant T_{KS} , un "1" à l'entrée de l'organe ET δ . De ce fait on est certain que la lecture de contrôle ne s'effectue que pendant les pauses entre les impulsions d'inscription. A la fin du processus d'inscription de la cellule de mémoire sélectionnée la plus lente, dans laquelle est inscrite une information, toutes les entrées de l'organe ET δ reçoivent un "1". La fin de l'inscription est par conséquent affichée par un "1" servant de signal de sortie de l'organe ET δ . Ce signal de sortie est envoyé depuis le système logique d'exploitation 400 par l'intermédiaire d'une ligne 304 au circuit de commande comportant la partie impulsioneille 300 (voir figure 1) et y provoque un arrêt de la délivrance d'impulsions d'inscription au circuit 500 de commande de grille. Le processus d'inscription est alors terminé.

Lors de l'intégration suivant la technique MOS, on utilise avantageusement des portes NON-OU à la place des organes ET β et δ , le système logique branché en amont devant être modifié de façon adaptée.

Le schéma logique 450 de la figure 3a est une forme de réalisation simplifiée du système logique d'exploitation représentée avec le schéma logique 410. Ici une seule cellule de mesure 451 est disposée à côté des autres cellules d'une matrice de mémoire sur une microplaquette ou une puce. La procédure d'inscription ou d'effacement de cette cellule de mesure 451 est considérée comme représentative pour la procédure d'inscription ou d'effacement de toutes les cellules sur la microplaquette. La fin de la durée d'inscription ou de la durée d'effacement de la cellule de mesure 451 indique simultanément

l'inscription ou l'effacement de toutes les cellules d'un mot sélectionné. La cellule de mesure 451 est alimentée, pendant un processus d'inscription ou d'effacement, par les mêmes impulsions d'inscription ou d'effacement que des cellules correspondantes d'un mot de mémoire sélectionné. Pendant les pauses entre les impulsions, seule est cependant effectuée une lecture de contrôle dans la cellule de mesure 451. A cet effet le conducteur de drain 452 est ressorti hors de la cellule de mesure 451 et est relié d'une part par l'intermédiaire d'un inverseur \mathcal{A} à la borne 453 d'un organe ET β , et d'autre part à une borne 455 d'un organe ET δ . L'organe ET β contient en outre une borne 454 qui envoie entre les impulsions d'effacement, pendant la durée de lecture de contrôle T_{KL} , un "1" à l'organe ET β , tandis qu'il envoie un "0" pendant le reste du temps à l'organe ET β . L'organe ET δ contient, de façon analogue, une borne 456 qui envoie à cet organe pendant la durée de la lecture de contrôle, pendant les pauses entre les impulsions d'inscription, un "1", tandis qu'il envoie un "0" pendant le reste du temps. Si des impulsions d'effacement sont envoyées à la cellule de mesure 451, la valeur de seuil de cette cellule diminue de façon permanente. Au-dessous d'une certaine valeur limite, la cellule de mesure 451 devient conductrice, c'est-à-dire que lors de la lecture de contrôle, le conducteur de drain 452 délivre un "0" à l'inverseur \mathcal{A} et ce dernier délivre à nouveau un "1" à la borne 453 de l'organe ET β . Etant donné que la borne 454 délivre également un "1" pendant la durée de la lecture de contrôle T_{KL} , pendant les pauses entre les impulsions d'effacement, l'organe ET β délivre également en tant que signal de sortie un "1", ce qui indique la fin de l'effacement. Si l'on raccorde dans ce cas la sortie de l'organe ET β par l'intermédiaire de la ligne 304 située dans le circuit de commande à la partie du circuit impulsionnel 300 (voir figure 1), la délivrance d'impulsions du circuit de commande 300 au circuit de commande 200 est interrompue de ce fait. La fin de l'effacement de la cellule de mesure 451 provoque donc la fin d'effacement des cellules de mémoire sélectionnées. Si par ailleurs la cellule de mémoire 451 est chargée simultanément par des impulsions d'inscription par des cellules sélectionnées de la matrice de mémoire, la tension de seuil de la cellule de mesure 451 augmente (voir fig.2e).

Si la tension de seuil dépasse une valeur prédéterminée, la tension de drain augmente fortement pendant les pauses entre les impulsions. Le conducteur de drain 452 applique donc à la borne 455 de l'organe ET δ un "1". Pendant la durée de l'impulsion de lecture T_{KS} , dans les pauses entre les impulsions d'inscription, un "1" est par ailleurs également appliqué à la borne 456 de l'organe ET δ . La sortie de l'organe ET δ délivre donc un "1" par l'intermédiaire de la ligne 304 au circuit de commande muni de la partie de circuit impulsif 300 (voir figure 1), ce qui provoque l'interruption d'une délivrance ultérieure d'impulsions d'inscription du circuit de commande comportant la partie de circuit impulsif 300 au circuit 500 de commande de grille. La durée d'inscription de toutes les cellules sélectionnées de la matrice de mémoire 100 est par conséquent terminée en même temps que la durée d'inscription de la cellule de mesure 451. L'utilisation d'une cellule de mesure unique n'est cependant judicieuse que lorsque les variations, dues aux tolérances, des caractéristiques d'effacement et de programmation de tous les transistors de mémoire à l'intérieur d'une mémoire sont suffisamment faibles.

A la place d'une cellule unique de mémoire, on peut également utiliser une colonne de cellules de mémoire comportant un conducteur de drain raccordé selon le mode par bits. Chaque mot sélectionné d'une matrice de mémoire dispose d'une cellule de mesure particulière qui indique, respectivement de la même manière que le circuit de la cellule de mémoire 451, la fin de l'inscription et la fin de l'effacement de toutes les cellules d'un mot sélectionné.

Sur la figure 4 on a représenté un circuit de commande de grille, de drain et de source pour une matrice de mémoire 100, constitué par des cellules de mémoire à grille flottante possédant une structure à grilles subdivisées 101. Comme cela a été décrit plus haut, les cellules de mémoire sont chargées au moyen d'une injection de canal, tandis que la décharge de la grille flottante d'une cellule de mémoire s'effectue, pour une tension électrique élevée appliquée entre la grille de commande et une région de diffusion, au moyen d'électrodes réalisant un effet tunnel en retour, à partir de la grille flottante dans la région de diffusion. Le circuit représenté 500 de commande de

grille est agencé de telle manière que la durée du processus de lecture de contrôle pendant la pause T_{KL} entre les impulsions d'effacement remplit précisément l'ensemble de la durée entre deux impulsions successives d'effacement, c'est-à-dire que T_{KL} est égal à la différence $T_1 - T_L$ (voir les figures 2a et 2c). Il en va de même pour la durée de processus de lecture de contrôle dans les phases d'inscription T_{KS} par rapport aux pauses associées entre les impulsions d'inscription. Ce choix de la durée de lecture de contrôle lors du processus d'inscription de même que lors du processus d'effacement n'est absolument pas obligatoire. Il faut simplement être certain que la lecture de contrôle s'effectue respectivement à l'intérieur des pauses entre les impulsions d'inscription ou entre les impulsions d'effacement, c'est-à-dire que l'on a

$$T_{KL} \leq T_1 - T_L \quad \text{ou} \quad T_{KS} \leq T_2 - T_S.$$

Sur la figure 4, pour conserver la clarté du dessin, on n'a pas représenté que le circuit de commande de porte de la première, la i-ième et de la m-ième lignes ainsi que le circuit de commande de source et de drain de la première, de la i-ième et de la m-ième colonnes. La commande des autres lignes et colonnes s'effectue de façon analogue.

La tension de grille U_{Gi} sur la i-ième grille de mémoire ($i = 1$ à m) de la matrice de mémoire 100 est placée au moyen d'un système logique de sélection 501_i par l'intermédiaire du transistor 500_{i2} à la valeur de la tension du point 515 ou bien est appliquée par l'intermédiaire de l'inverseur 500_{i3} par l'intermédiaire du transistor 500_{i1} à un diviseur de tension 550. Le système logique de sélection 501_i se compose d'un organe NON-OU 503_i , dont la sortie est raccordée aux grilles des transistors 500_{i2} ou, au moyen du montage interconnecté d'un inverseur 500_{i3} , à la grille des transistors 500_{i1} . L'organe NON-OU 503_i comporte deux entrées qui sont reliées pour leur part aux sorties de deux organes ET 502_i et 504_i . Les organes ET 502_i et 504_i possèdent respectivement deux entrées, cependant qu'une entrée de l'organe ET 502_i est reliée au moyen d'un inverseur 505_i à une entrée de l'organe ET 504_i .

Ci-après on va indiquer la manière dont le circuit
 500 de commande de grille réalise toutes les conditions pos-
 sibles pour l'effacement, l'inscription, la lecture de con-
 trôle et l'extraction par lecture. Des lignes de sélection
 5 W_1 à W_m partant d'un décodeur de lignes permettent de sélec-
 tionner un mot respectif de mémoire. Ci-après on considère-
 ra toujours le mot i comme mot sélectionné. Tous les autres
 mots ne doivent pas être sélectionnés. Des mots non sélection-
 nés W_k ($k = 1$ à m ; $k \neq i$) envoient par l'intermédiaire de la
 10 ligne 507_k un "0" à l'organe ET 502_k. Par conséquent la sor-
 tie de 502_k fournit également un "0". L'organe ET 504_k four-
 nit, en raison de la présence de l'inverseur 505_k, un "1"
 sur la borne 508_k. Pendant l'ensemble du processus d'efface-
 ment, l'entrée 516 de l'organe OU 514 reçoit un "1", et par
 15 conséquent également la sortie de l'organe OU 514 applique un
 "1" à l'entrée 509_k de l'organe ET 504_k. La sortie de l'organe
 ET 504_k délivre donc un "1" à l'organe OU 503_k et par consé-
 quent sa sortie délivre à nouveau un "1". De ce fait le di-
 viseur de tension 550 est débranché par l'intermédiaire de
 20 l'inverseur 500_{k3} et du transistor 500_{k1}, tandis que par l'in-
 termédiaire du transistor 500_{k2}, la tension de grille U_{Gk}
 est raccordée à la tension du point 515. Pendant la durée
 des impulsions d'effacement, l'entrée 521 de l'organe NON-OU
 523 transmet un "1" et par conséquent la sortie de 523 trans-
 25 met un "0". Par conséquent le transistor 520 est bloqué et
 la tension de grille de la k -ième ligne, U_{Gk} , est appliquée
 au point 515. Dans le cas où la résistance 510 est négligea-
 ble, on a : $U_{Gk} \approx U_G \approx 25$ volts. Pendant les pauses entre
 les impulsions d'effacement, les deux entrées de l'organe NON-
 30 OU 523 transmettent au contraire un "0" et par conséquent à
 la sortie de cet organe délivrent un "1". Le transistor 520
 est par conséquent rendu passant et la tension du point 515,
 qui est simultanément égale approximativement à la tension U_{Gk} ,
 possède une valeur voisine de 0 volt.

35 Pour un mot sélectionné i , la ligne 507_i reçoit un
 "1" par l'intermédiaire de la ligne de sélection W_i d'un dé-
 codeur de lignes associé. L'entrée 506_i de l'organe ET 502_i
 reçoit de façon sûre un "0" pendant l'ensemble de la phase
 d'effacement étant donné que la sortie de l'organe ET 511 dé-

livre toujours un "0" pendant l'ensemble du processus d'effacement étant donné qu'à nouveau l'entrée 531 ne délivre un "1" que pendant la phase d'inscription et délivre toujours un "0" à tous les autres moments. La sortie de l'organe ET 502_i délivre donc à l'entrée de l'organe OU 503_i un "0". L'organe ET 504_i applique également à la seconde entrée de l'organe OU 503_i un "0" étant donné que le "1" présent à l'entrée 507_i est converti par l'inverseur 505_i en un "0" à l'entrée 508_i. La sortie de l'organe OU 503_i délivre donc un "0", ce qui a pour effet de bloquer le transistor 500_{i2}, tandis que le transistor 500_{i1} est ouvert ou rendu passant au moyen de l'inverseur 500_{i3}, de telle sorte que la tension de grille U_{Gi} est appliquée au diviseur de tension 550. A la sortie 551 du diviseur de tension 550 est appliquée approximativement une tension de "0" volt pendant les impulsions d'effacement, étant donné que pendant les impulsions d'effacement le transistor 567 est conducteur, ladite tension appliquée étant par conséquent également appliquée en tant que tension de grille U_{Gi} . Pendant les pauses entre les impulsions, lors de l'effacement le transistor 567 est bloqué. Les transistors 566 et 565 sont bloqués pendant l'ensemble de la durée d'effacement. De ce fait à la sortie 551 du diviseur de tension est présente, pendant les pauses entre les impulsions d'effacement et ce par l'intermédiaire du transistor 564 conducteur, la tension U_{GL} qui constitue également simultanément la tension de grille U_{Gi} . C'est avec cette tension U_{GL} présente sur la grille pour le mot i que s'effectue la lecture de contrôle pendant les pauses entre les impulsions.

Pendant l'ensemble du processus d'inscription, l'entrée 507_k pour un mot non sélectionné transmet toujours un "0". Par conséquent l'organe ET 502_k délivre également un "0" à l'entrée de l'organe OU 503_k. L'organe ET 504_k délivre au contraire un "1" pendant les pauses entre les impulsions d'inscription à la seconde entrée de l'organe OU 503_k, étant donné que l'entrée 508_k de l'organe ET 504_k reçoit toujours un "1", en présence de l'inverseur 505_k, et l'entrée 509_k reçoit également un "1" pendant les pauses entre les impulsions d'inscription. Pendant les pauses entre les impulsions d'inscription,

l'inverseur 512 délivre en effet un "1" à l'entrée 533 de l'organe ET 513. Pendant l'ensemble du processus d'inscription, un "1" est appliqué à la seconde entrée 532 de l'organe ET 513. Par conséquent l'organe ET 513 délivre un "1" à l'entrée 517 de l'organe OU 514, ce qui à nouveau provoque la délivrance d'un "1" à la sortie de l'organe OU 514 et par conséquent la délivrance d'un "1" à l'entrée 509_k de l'organe ET 504_k. Au contraire, pendant les impulsions d'inscription, un "0" est appliqué à l'entrée 509_k de l'organe ET 504_k, de sorte que les deux entrées de l'organe OU 503_k reçoivent un "0" et que par conséquent également la sortie de l'organe OU 503_k reçoit un "0" pendant les impulsions d'inscription. De ce fait, pendant les impulsions d'inscription, les conducteurs de grille pour des mots non sélectionnés sont reliés, en raison de la présence de l'inverseur 501_{k3} et par l'intermédiaire du transistor 500_{k1}, au diviseur de tension 550, tandis que les conducteurs de grille pour des mots non sélectionnés pendant les pauses entre les impulsions d'inscription sont placés, par l'intermédiaire du transistor 500_{k2}, à la tension du point 515. Pendant les pauses entre les impulsions d'inscription, le transistor 520 est placé à l'état conducteur, étant donné que l'organe NON-OU 523 délivre à sa sortie un "1", étant donné que ses deux entrées reçoivent un "0". La tension de grille U_{Gk} pour des mots non sélectionnés est donc approximativement égale à "0" V pendant les pauses entre les impulsions. Pendant les impulsions d'inscription au contraire, les grilles pour les mots non sélectionnés sont reliées, par l'intermédiaire du transistor 500_{k1}, à la sortie 551 du diviseur de tension 550, en raison de la présence du "0" à la sortie de l'organe OU 503_k et en raison de la présence de l'inverseur 500_{k3}. A la sortie 551 est donc présente, pendant l'ensemble de la phase d'inscription, et ce par l'intermédiaire du transistor 566 rendu conducteur, seule la tension relativement faible U_{Gs} , c'est-à-dire la tension de grille lors de la lecture de contrôle pendant l'inscription. Les transistors 564, 566 et 567 du diviseur de tension 550 sont bloqués pendant l'ensemble de la phase d'inscription.

Dans le cas d'un mot sélectionné i , le "1" présent à l'entrée 507_i est inversé par l'inverseur 505_i pour fournir un "0" sur la borne 508_i de l'organe ET 504_i, de sorte que l'organe

ET 504_i délivre un "0" à l'organe OU 503_i. Par l'intermédiaire de l'entrée 531, l'organe ET 511 reçoit un "1" pendant l'ensemble de la phase d'inscription. Par l'intermédiaire de l'entrée 530, l'organe ET 511 reçoit un autre "1" pendant la durée des impulsions d'inscription et un "0" pendant les pauses entre les impulsions d'inscription. De ce fait l'organe ET 511 délivre un "1" pendant la durée des impulsions d'inscription et un "0" pendant la durée des pauses entre les impulsions d'inscription, à l'entrée 506_i de l'organe ET 502_i. Etant donné que l'entrée 507_i de l'organe ET 502_i reçoit toujours, en tant que mot sélectionné, un "1", l'organe ET 502_i délivre donc pendant la durée des impulsions d'inscription un "1" et pendant la durée des pauses entre les impulsions d'inscription un "0" à l'entrée de l'organe OU 503_i. La seconde entrée de cet organe OU reçoit, comme cela a été indiqué, en permanence un "0" pendant la durée de l'inscription. Pendant la durée des impulsions d'inscription, un "1" est donc présent à la sortie de l'organe OU 503_i et par conséquent la tension de grille U_{Gi} est appliquée par l'intermédiaire du transistor 500_{i2} au point 515. Etant donné que pendant la durée des impulsions d'inscription, l'entrée 522 de l'organe NON-OU 523 transmet un "1", sa sortie fournit un "0" et par conséquent le transistor 520 est bloqué. Au point 515 est par conséquent présente une tension d'environ 25 V, qui correspond à la tension de grille U_{Gi}. Pendant les pauses entre les impulsions d'inscription contraires, la grille pour un mot i sélectionné est raccordée par l'intermédiaire du transistor passant 500_{i1} au diviseur de tension 550, à la sortie 551 duquel est appliqué, par suite du fait que le transistor 566 est rendu passant, la tension U_{GS}, c'est-à-dire la tension de grille lors de la lecture de contrôle pendant l'inscription. Tous les autres transistors, les transistors 565, 564 et 567, sont bloqués pendant les pauses entre les impulsions d'inscription.

Pendant l'extraction par lecture d'un mot sélectionné i, la borne 506_i de l'organe ET 502_i reçoit toujours un "0", étant donné que les entrées 530 et 531 de l'organe ET 511 reçoivent toujours un "0", et que par conséquent également la sortie de l'organe ET 511 et par conséquent l'entrée 506_i de l'organe ET 502_i transmettent en permanence un "0".

L'organe ET 502_i transmet donc en permanence un "0" à l'organe OU 503_i. Par l'intermédiaire de l'inverseur 505_i, l'entrée 508_i de l'organe ET 504_i reçoit toujours un "0" et par conséquent sa sortie transmet également en permanence un "0" à l'organe OU 503_i. Par conséquent pour l'ensemble de la phase d'extraction par lecture, la sortie de l'organe OU 503_i transmet toujours un "0", c'est-à-dire que le transistor 500_{i2} est toujours bloqué, tandis que le transistor 500_{i1} est conducteur en raison de la présence de l'inverseur 500_{i3} et par conséquent relie la ligne sélectionnée de grille au diviseur de tension 550. Dans le diviseur de tension 550 les transistors 567, 564 et 566 sont bloqués pendant la phase d'extraction par lecture. A la sortie 551 du diviseur de tension 550 est donc présente la tension de lecture de grille U_{GR} .

Dans le cas d'un mot k non sélectionné, l'entrée 508_k de l'organe ET 504_k placée, en raison de la présence de l'inverseur 505_k, sur la valeur "1", tandis que la seconde borne 509_k de cet organe ET transmet également un "1", étant donné que la sortie de l'organe OU 514 transmet également un "1" en raison de la présence d'un "1" sur l'entrée 518. L'organe OU 503_k présente par conséquent en permanence un "1" à sa sortie, pour des mots non sélectionnés, et par conséquent le diviseur de tension 550 est coupé ou déconnecté de la ligne associée de grille, tandis que la tension du point 515 est appliquée à la ligne associée de grille par l'intermédiaire du transistor 500_{k2}. E- tant donné que les deux entrées 521 et 522 de l'organe NON-OU 523 transmettent toutes les deux un "0", on obtient un "1" à la sortie de cet organe NON-OU. Le transistor 520 est par conséquent rendu passant. La tension du point 515 et par conséquent également la tension de la grille non sélectionnée est donc égale approximativement à "0" V pendant l'ensemble de la durée d'extraction par lecture.

Les résistances 571, 572, 573, 574 du diviseur de tension 550 peuvent être soit des résistances diffusées, soit des transistors à effet de champ du type à enrichissement à l'état saturé ou à l'état non saturé ou bien des transistors à effet de champ du type à déplétion ou appauvrissement. La borne de la résistance 571, qui n'est pas reliée à la résistance 572, est mise à la terre. La borne de la résistance 574, qui n'est pas reliée à la résistance 573, est raccordée à une tension d'ali-

mentation qui est supérieure à U_{GL} , la tension de grille lors de la lecture d contrôle pendant l'effacement. La différence de tension $U_{GS} - U_{GL}$, à savoir ce qu'on appelle la fenêtre d'inscription/lecture, dépend, du point de vue de sa valeur, de la technologie utilisée pour les mémoires. Dans le cas des types les plus fréquemment utilisés des mémoires, la fenêtre d'inscription/lecture est égale à environ 1 V à 6 V. L'utilisation d'un diviseur de tension tel que celui représenté sur la figure 4 garantit des écarts ou différences sûrs entre les tensions utilisées de lecture de contrôle aussi bien lors de l'inscription que lors de l'effacement et la tension d'extraction par lecture, de sorte qu'une cellule non programmée peut être différenciée de façon sûre d'une cellule programmée. La valeur ou position relative des tensions les unes par rapport aux autres est garantie par un tel diviseur de tension. Des différences, dues aux tolérances, dans les caractéristiques d'inscription et d'effacement des cellules de mémoire, dans une mémoire n'influent pas sur la fiabilité lors de l'extraction par lecture, mais uniquement sur la durée de l'opération d'inscription ou d'effacement. La largeur ou l'étendue de la fenêtre électrique $U_{GS} - U_{GL}$ peut être maintenue à une valeur relativement faible, grâce au diviseur de tension 550, étant donné que les états "0" et "1" sont déterminés de façon très précise par rapport à la tension de lecture. Les tensions pendant la programmation peuvent être faibles ou bien la reprogrammation s'effectue de façon particulièrement rapide. En outre grâce à l'utilisation du diviseur de tension 550, la fenêtre électrique peut être insérée dans une plage déterminée et désirée de tensions de seuil des cellules de mémoire utilisées.

Sur la figure 4, le circuit 200 de commande de sources et de drains est représenté pour une cellule de mémoire à grilles subdivisées qui est chargée par une injection de canal et qui est déchargée au moyen d'un potentiel électrique intense appliqué entre la grille de commande et une région de diffusion.

Le circuit 220 de commande de drain est formé pour la i-ième colonne ($i = 1$ à n) par un transistor 210_i et par un transistor 209_i branché en parallèle sur le précédent. Le transistor 210_i est en permanence à l'état passant ou conducteur et est dimensionné de telle manière qu'il est traversé en perma-

nence par un courant faible suffisant pour la lecture ou pour la lecture de contrôle, mais qui cependant ne soit pas suffisant pour la programmation d'une cellule. Un organe ET 208_i commande, par sa sortie 211_i, la grille du transistor 209_i, de sorte que le transistor 209_i conduit un courant qui fournit le courant de programmation pour une cellule devant être programmée lorsque également une entrée de données s'effectue dans la i-ième ligne (D_{Ei}), c'est-à-dire que l'entrée 213_i reçoit par conséquent un "1", et qu'une impulsion d'inscription est appliquée, c'est-à-dire que T_S applique également un "1" à l'entrée 212. La tension de drain de la i-ième colonne est $U_{Di} \approx U_D \approx 17$ V, lorsque l'on fait abstraction de la résistance du transistor 209_i. Pour toutes les autres processus possibles de fonctionnement de la mémoire, par exemple dans les pauses entre les impulsions d'inscription, pendant l'ensemble de la durée d'effacement et pendant la durée de lecture, le transistor 209_i ne véhicule aucun courant, de sorte qu'aucun courant de programmation ne peut circuler dans les conducteurs de drain de la i-ième colonne.

Le circuit 250 de commande de source pour une cellule de mémoire à grilles subdivisées, qui est chargé avec une injection de canal et qui est déchargée au moyen d'un champ électrique intense appliquée entre la grille de commande et une région de diffusion, est commun pour tous les conducteurs de source. Ce circuit est constitué par une résistance 256, dont une borne est reliée au drain d'un transistor 258, tandis que la borne ou le raccord de source 261 du transistor 258 est raccordée à la masse et que la borne libre 255 de résistance 256 est à un potentiel $U_{SS}=25$ à 40 V. La grille du transistor 258 est commandée par l'intermédiaire d'un inverseur 259 pendant la durée des impulsions d'effacement T_L. Le transistor 258 est par conséquent bloqué pendant la durée de chaque impulsion d'effacement. Au point 257, au niveau duquel est prélevée la tension de source U_S on obtient par conséquent une tension $U_S \approx U_{SS} = 25$ à 40 V, lorsque le transistor 258 est bloqué. Cette tension de source positive relativement élevée n'est également nécessaire que pendant les impulsions d'effacement pour l'exemple, choisi sur la figure 4, d'une cellule de mémoire. Dans le cas de la cellule de mémoire à grilles subdivisées, que

l'on a pris pour base sur la figure 4, une tension positive élevée est appliquée à la source pendant les impulsions d'effacement tandis que la grille de commande est à ce moment là à une tension de 0 V. A tous les autres moments en dehors des impulsions d'effacement, le transistor 258 est conducteur et le potentiel au point 257; et simultanément la tension de source U_S , est égal à $U_S \approx 0$ V.

La figure 5 représente un circuit de commande des sources et des drains pour une mémoire conforme à l'invention qui est constitué par des cellules de mémoire qui sont chargées et déchargées par application de champs électriques intenses entre les grilles de commande et une région de diffusion. La commande des grilles s'effectue de la même façon que la commande des grilles dans le cas de la figure 4.

Les tensions de drain U_{Di} ($i = 1$ à n) sont ramenées à une tension d'alimentation V_{DD} par l'intermédiaire de transistors 270_i, qui sont passants en permanence.

Etant donné que, dans le cas de l'exemple considéré, l'effacement et la programmation sont effectués entre la région de canal et la grille par l'intermédiaire du raccord de source, le circuit de commande des sources est par complexe et onéreux. Lors du processus d'effacement, on a $T_S = 0$ et par conséquent lors de la commande des sources des éléments de la i -ième colonne, l'entrée 286_i de l'organe ET 285_i reçoit un "0". L'organe ET 285_i présente donc à sa sortie un "0" et simultanément un "0" présent à l'entrée 284_i de l'organe NON-OU 281_i. La seconde entrée 283_i reçoit un "1" pendant la durée des impulsions d'effacement et reçoit, sinon, un "0". Par conséquent pendant la durée des impulsions d'effacement T_L , un "0" est présent à la sortie 282_i de l'organe NON 281_i et par conséquent le transistor 271_i est bloqué pendant la durée des impulsions d'effacement, tandis que ce transistor est rendu passant ou conducteur pendant les pauses entre les impulsions d'effacement. Pendant la durée T_L des impulsions d'effacement, la tension du point 290 est par conséquent appliquée, par l'intermédiaire de la résistance 277_i, aux conducteurs de source, en tant que tension de source U_{Si} . Etant donné que l'on a $T_S = 0$, le transistor 272 est bloqué, et étant donné que simultanément on a

$T_L = 0$, le transistor 273 est également bloqué. Par conséquent la tension $U_p = 20$ à 40 V présente au point 290. Au contraire pendant les pauses entre les impulsions d'effacement, étant donné que le transistor 271_i est passant, c'est une tension U_{Si} d'environ 0 V qui est présente.

Lors du processus d'inscription, on considère tout d'abord l'état pendant la durée d'impulsions d'inscription pour une colonne i avec une cellule d'un mot sélectionné, dans laquelle une information doit être inscrite, c'est-à-dire :

$$T_S = 1 ; D_{Ei} = 1.$$

Par l'intermédiaire de l'inverseur 289_i, l'entrée 287_i de l'organe ET 285_i reçoit un "0". La sortie 284_i de l'organe ET 285_i délivre donc par conséquent un "0" à une entrée de l'organe NON-OU 281_i. La seconde entrée 283_i reçoit également un "0", étant donné que l'on a $T_L = 0$. La sortie 282_i de l'organe NON-OU 281_i délivre donc un "1" et rend passant le transistor 271_i pendant la durée des impulsions d'inscription T_S . Les tensions de source U_{Si} , dans la colonne desquelles on doit effectuer une inscription dans une cellule, sont par conséquent telles que $U_{Si} \approx 0$ V.

De même pendant la durée des pauses entre les impulsions d'inscription, le transistor 271_i est passant étant donné que dans ce cas simplement les deux entrées de l'organe ET 285_i reçoivent un "0", ce qui ne modifie pas le signal de sortie de 285_i. On a par conséquent également $U_{Si} \approx 0$ V.

Pour une colonne k , dans laquelle aucune information ne doit être inscrite dans la cellule sélectionnée, on a $D_{Ek} = 0$. En raison de la présence de l'inverseur 289_k, un "1" est donc toujours appliqué à l'entrée 287_k. Un "1" est également présent sur la seconde entrée 286_k de l'organe ET 285_k, et ce respectivement pendant la durée d'une impulsion d'inscription. Les autres instants, c'est un "0" qui est présent. Par conséquent également pendant la durée des impulsions d'inscription, c'est en permanence un "1" qui est présent à l'entrée 284_k de l'organe OU 281_k, tandis qu'aux autres instants, c'est un "0" qui est présent. Etant donné que pendant l'ensemble de la phase d'inscription, on a $T_L = 0$, la seconde entrée 283_k de l'organe OU 281_k trans-

met toujours un "0" pendant la phase d'inscription. Pendant
 cette phase d'inscription, la sortie 282_k de l'organe NON-OU
 281_k délivre par conséquent un "1" pendant les pauses entre
 les impulsions, c'est-à-dire que le transistor 271_k est pas-
 sant et cela signifie à nouveau que l'on a comme tension de
 source $U_{Sk} = 0$ V. Pendant la durée des impulsions d'inscrip-
 tion au contraire l'organe NON-OU 281_k délivre un "0" à la
 sortie 282_k et par conséquent le transistor 271_k est bloqué.
 La tension de source U_{Sk} est placée dans ce cas par l'intermé-
 diaire de la résistance 277_k au potentiel du point 290. Pen-
 dant la durée des impulsions d'inscription, c'est-à-dire pour
 $T_S \neq 0$, le transistor 272 est rendu passant, tandis que le
 transistor 273 est bloqué par suite de la présence de l'organe
 NON-OU 276 intercalé. Etant donné que les résistances 274 et
 275 sont inégales, la tension du point 290 est égale à $U_p/2$
 avec $U_p \approx 20$ V à 40 V. Par conséquent la tension de source
 U_{Sk} pour une colonne K comportant une cellule sélectionnée,
 dans laquelle aucune information doit être inscrite, est telle
 que $U_{Sk} \approx U_p/2$ pendant la durée des impulsions, si l'on
 exige la chute de tension aux bornes de la résistance 277_k .

Pendant la durée d'une opération de lecture, les
 entrées des données sont à 0 et par conséquent, par l'inter-
 médiaire de l'inverseur 289_i ($i = 1$ à n), un "1" est appliqué
 à l'entrée 287_i et, étant donné que $T_S \neq 0$, un "0" est présent
 à l'entrée 286_i de l'organe ET 285_i et par conséquent la sor-
 tie de cet organe ET 285_i applique un "0" à l'entrée 284_i .
 Etant donné que simultanément il ne se produit pas d'efface-
 ment, un "0" est également présent sur la seconde entrée 283_i
 de l'organe NON-OU 281_i et par conséquent la sortie 282_i de
 l'organe NON-OU 281_i applique un "1" à la grille du transistor
 271_i . Ce dernier est par conséquent rendu passant. La ten-
 sion de source est donc telle que $U_{Si} \approx 0$ V, pendant la phase
 de lecture.

Les lignes ou conducteurs des drains, raccordées se-
 lon un mode par bits, sont tous placées au même potentiel V_{DD}
 par l'intermédiaire des transistors passants 270_i ($i = 1$ à n).

Pour terminer on va montrer que les circuits de com-
 mande de grille, de source et de drain, décrits sur les fi-

gures 4 et 5 fournissent pour les cas respectivement utilisés, les conditions correspondantes d'effacement ou d'inscription ou de lecture. Dans le cas des deux types de cellules des figures 4 et 5, l'effacement s'effectue respectivement grâce au fait qu'une tension positive intense est appliquée à la source et qu'une tension de 0 V est appliquée à la grille. Pendant la durée des impulsions d'effacement, conformément à la figure 4, la tension $U_{SS} \approx 25$ à 40 V est appliquée en tant que tension aux différents conducteurs de source raccordés par bits. Dans le cas de la figure 5, c'est respectivement la tension $U_{Si} \approx U_p = 20$ V à 40 V ($i = 1$ à n), qui est appliquée aux conducteurs de source raccordés par bits. Au conducteur de grille pour un mot sélectionné est appliquée, pendant la durée des impulsions d'effacement une tension $U_{Gi} \approx 0$ V, tandis qu'aux conducteurs de grille pour les mots donnés non sélectionnés, c'est une tension positive intense $U_{Gi} \approx 25$ V. Par conséquent seul le mot sélectionné est effacé pendant les impulsions d'effacement, tandis que les mots voisins ne sont pas influencés. Pendant les pauses entre les impulsions d'effacement, tous les conducteurs de source des figures 4 et 5 sont placés à une tension voisine de $U_{Si} \approx 0$ V. Au conducteur de grille pour les mots sélectionnés est appliquée une tension de lecture positive et relativement faible U_{GL} qui est suffisamment faible pour qu'aucune information ne puisse être inscrite. Les conducteurs de grille des mots non sélectionnés sont placés également au potentiel voisin de $U_{Gk} \approx 0$ V. Les mots sélectionnés sont par conséquent effacés pendant la durée des impulsions d'effacement et des perturbations ou parasitages de mots voisins sont exclus de façon sûre.

Pendant la durée des impulsions d'inscription, une tension positive intense, par exemple 25 V, est appliquée au conducteur de grille pour un mot sélectionné, tandis qu'une tension d'environ 0 V est appliquée aux conducteurs de grille pour les mots non sélectionnés.

Dans le cas de cellules de la figure 4, un courant intense de canal, qui est suffisant pour la programmation de la cellule, s'écoule simultanément dans les colonnes, dans

lesquelles est située une cellule, dans laquelle peut être effectuée une inscription, tandis que dans les colonnes, dont la cellule sélectionnée ne doit recevoir aucune information, seul s'écoule un très faible courant de canal qui ne peut
5 être utilisé que comme courant de lecture, mais n'est pas suffisant pour réaliser la charge d'une cellule. Dans les mots voisins non sélectionnés, pour ces mêmes bits, rien n'est inscrit avec un courant de canal intense, étant donné que simultanément la tension de grille pour les mots non sélectionnés est $U_{Gk} \approx 0$ V. Pendant les pauses entre les impulsions d'inscription, la tension de grille pour des mots non sélectionnés est égale à environ 0 V, tandis que la tension de grille d'un mot sélectionné présente une faible tension positive de lecture de contrôle U_{GS} . Pendant les pauses entre les impulsions d'inscription,
10 le courant intense de canal est également supprimé. Il ne s'écoule qu'un très faible courant de canal qui est assurément suffisant pour la lecture ou pour la lecture de contrôle, mais ne suffit pas pour réaliser l'inscription d'une information. En raison des tensions simultanément différentes de grille pour un mot sélectionné par rapport aux tensions de grille pour les mots non sélectionnés, la lecture ne s'effectue en réalité que pour les cellules du mot sélectionné.
15

Les cellules d'une mémoire telle que représentée sur la figure 5 sont chargées par application d'une tension élevée
25 entre la grille de commande et une région de diffusion, par exemple la source. Pendant une impulsion d'inscription, une tension positive élevée d'environ 25 V à 40 V est appliquée au conducteur de grille pour un mot sélectionné, tandis qu'une très faible tension positive est appliquée aux conducteurs de grille pour les mots non sélectionnés, ladite très faible tension positive n'étant pas suffisante pour réaliser l'inscription d'une information dans la cellule et correspondant par exemple à la tension de lecture de contrôle lors de l'inscription, U_{GL} . Simultanément une tension d'environ 0 V est appliquée à la
30 source dans les colonnes dans lesquelles une information peut être inscrite dans la cellule sélectionnée. Toutes les sources dans lesquelles ne se trouve aucune cellule dans laquelle doit être effectuée une inscription, sont placées simultanément à une tension positive de $1/2 U_p$. Les tensions de grille différentes
35

pour des mots sélectionnés et pour des mots non sélectionnés
garantissent qu'une information est inscrite dans la cellule
sélectionnée tandis qu'aucune information n'est inscrite dans
des cellules voisines du même bit. Dans le cas de bits, dans
5 lesquels aucune information ne doit être inscrite, la diffé-
rence de potentiel entre la grille et la source est dimension-
née précisément de manière que cette différence ne suffise pas
pour l'inscription d'une information et atteigne par exemple
1/2 U_p . Ceci permet de garantir que dans toutes les cellules
10 d'un bit, dont les conducteurs de source sont chargés par 1/2 U_p ,
effectivement aucune information n'est inscrite.

Pendant les pauses entre les impulsions d'inscription,
aux grilles sélectionnées est appliquée la tension de lecture
de contrôle lors de l'inscription, U_{GS} , qui correspond à une
15 faible tension positive. A tous les conducteurs de grille
voisins est appliquée une tension d'environ 0 V. A tous les
conducteurs de source est appliquée simultanément une tension
de 0 V et il s'écoule un faible courant de lecture entre la
source et le drain. Par conséquent on est certain que la lec-
20 ture de contrôle n'est effectuée qu'au niveau des cellules du
mot sélectionné.

Lors de la lecture c'est la tension de lecture U_{GR}
qui est appliquée à la grille pour le mot sélectionné. La
tension pour des mots non sélectionnés est égale à 0 V pendant
25 la lecture.

Pour des cellules, qui sont chargées et déchargées
au moyen de champs électriques intenses appliqués entre la
grille de commande et une région de diffusion, par exemple
la source, on peut développer un circuit de commande de source
30 analogue à celui représenté sur la figure 5 et qui garantit
que la différence de potentiel entre la grille de commande et
la source de cellules non sélectionnées n'atteint qu'un tiers
de la différence de potentiel qui est appliquée entre la grille
de commande et la source pour réaliser l'inscription dans des
35 cellules sélectionnées. Une telle modification du circuit de
commande de source représenté sur la figure 5 pourrait être
obtenue au moyen d'un dimensionnement approprié et un câblage
approprié des résistances 274 et 275 de la figure 5. En outre
les éléments 520 et 510 du circuit de commande de grille de-

vraient être modifiés. Une telle modification pourrait être tirée de la figure 5, moyennant l'utilisation des conditions de commande qui sont décrites dans le brevet français No. 78.27511.

5

Des mémoires conformes à l'invention peuvent être utilisées pour constituer des mémoires d'accord dans des apparitions, des mémoires de nombres ou d'indicatifs dans des installations de téléphonie ainsi que des mémoires de programmes de petits calculateurs.

REVENDICATIONS

1) Mémoire non volatile, reprogrammable électriquement par mots, comportant des cellules de mémoire disposées à la façon d'une matrice, caractérisée par le fait qu'un circuit de commande est interconnecté à la matrice de mémoire de telle manière que pour chaque ligne de mémoire, il est prévu des durées variables d'effacement et d'inscription, dont la fin est indiquée par l'apparition d'un état prédéterminé d'effacement ou d'inscription d'une ou de plusieurs cellules de mémoire faisant partie d'une ligne de mémoire, dans laquelle doit être réalisé un effacement ou une inscription, ledit état d'effacement ou d'inscription d'une ou de plusieurs cellules de mémoire de la ligne de mémoire considérée étant contrôlé pendant la durée d'effacement ou d'inscription de cette ligne de mémoire.

2) Mémoire suivant la revendication 1, caractérisée par le fait qu'un circuit de commande est interconnecté à la matrice de mémoire de telle manière que pour l'obtention d'une durée variable d'effacement d'une ligne de mémoire et pour le contrôle de l'état d'effacement d'une ou de plusieurs cellules de mémoire de la ligne de mémoire, qui doit être effacée, les tensions d'effacement appliquées aux cellules de mémoire sont réparties suivant une suite temporelle d'impulsions individuelles de telle manière qu'un processus de lecture de contrôle est inséré respectivement dans les pauses entre impulsions.

3) Mémoire suivant les revendications 1 et 2 prises dans leur ensemble, caractérisée par le fait qu'un circuit de commande est interconnecté à la matrice de mémoire de telle manière que la durée d'effacement d'une ligne de mémoire est terminée lorsque toutes les cellules de mémoire, dans lesquelles est réalisée une lecture de contrôle, possèdent une tension de seuil U_T , avec $|U_T|$ inférieure ou égale à $|U_{GL}|$, lorsque U_{GL} désigne une valeur de seuil prédéterminée des cellules de mémoire utilisées.

4) Mémoire suivant la revendication 1, caractérisée par le fait qu'un circuit de commande est interconnecté à la matrice de mémoire de telle manière que la durée d'effacement variable est atteinte au moyen d'une tension d'effacement ap-

pliquée de façon continue dans le temps et au moyen d'une lecture de contrôle simultanée, la durée d'effacement d'une ligne de mémoire étant terminée lorsque toutes les cellules de mémoire, au niveau desquelles est effectuée la lecture de contrôle, possèdent une tension de seuil U_T pour laquelle on a la relation $|U_T| \leq |U_{GL}|$.

5) Mémoire suivant l'une quelconque des revendications 1 à 4, caractérisée par le fait qu'un circuit de commande est interconnecté à la matrice de mémoire de telle manière que, pour l'obtention d'une durée d'inscription variable d'une ligne de mémoire et pour le contrôle de l'état de programmation d'une ou de plusieurs cellules de mémoire de la ligne de mémoire devant être programmée, les tensions de programmation appliquées aux cellules de mémoire sont réparties suivant une suite temporelle d'impulsions individuelles de telle manière qu'un processus de lecture de contrôle est inséré respectivement pendant les pauses entre les impulsions.

6) Mémoire suivant l'une quelconque des revendications 1 à 5, caractérisée par le fait qu'un circuit de commande est interconnecté à la matrice de mémoire de telle manière que la durée d'inscription d'une ligne de mémoire est terminée lorsque toutes les cellules de mémoire, au niveau desquelles on effectue une lecture de contrôle, possèdent une tension de seuil $|U_T|$ supérieure ou égale à $|U_{GS}|$.

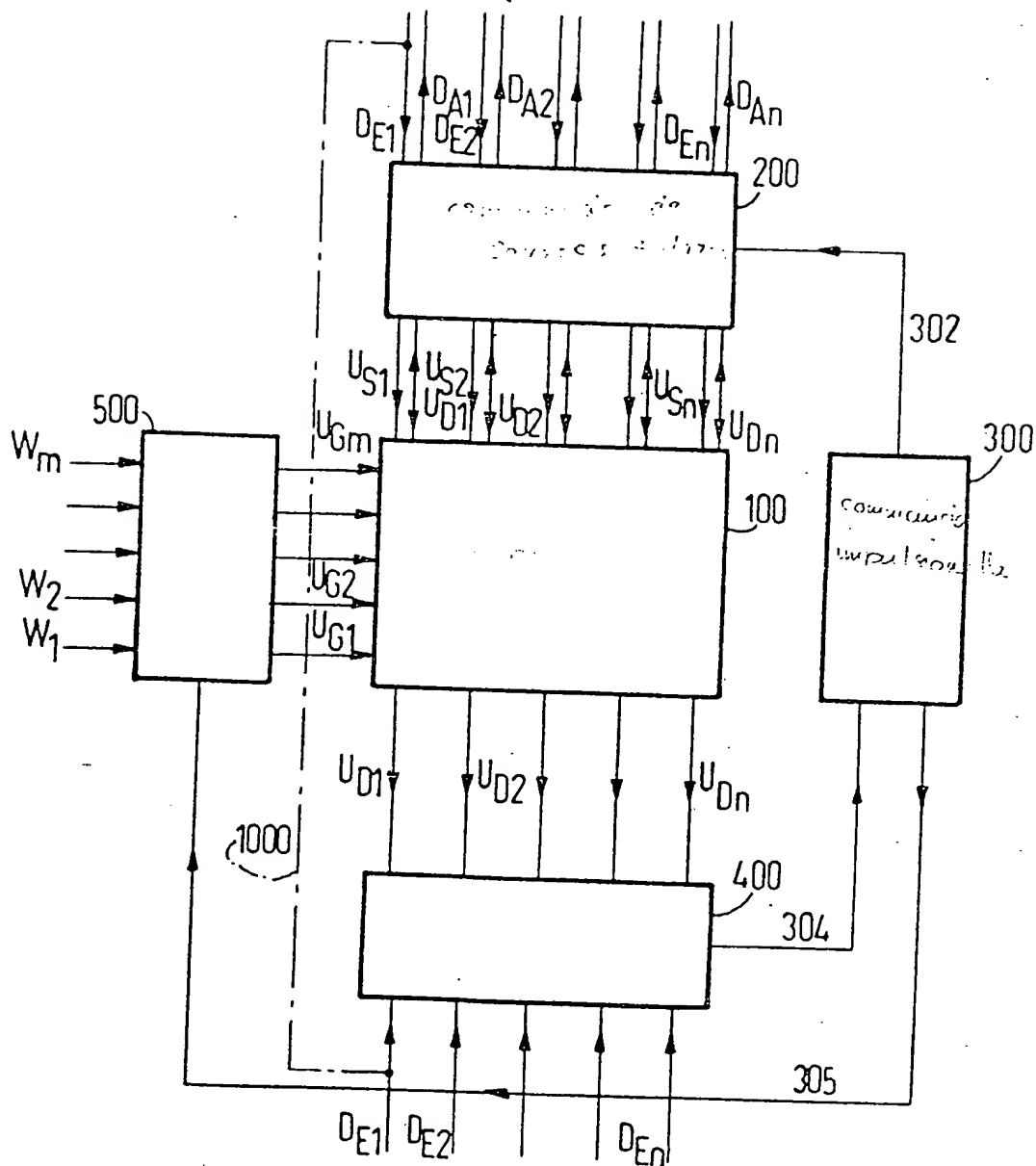
7) Mémoire suivant l'une quelconque des revendications 1 à 6, caractérisée par le fait que, pendant la durée d'effacement et à l'intérieur d'un processus de lecture de contrôle, dans le cas d'une tension de grille U_{GL} , l'état effacé est affiché par la diminution de la valeur absolue de la tension de drain $|U_D|$ et que pendant la durée d'inscription et à l'intérieur d'un processus de lecture de contrôle, dans le cas d'une tension de grille U_{GS} , l'état programmé est affiché par l'accroissement de la tension de drain $|U_D|$.

8) Mémoire suivant l'une quelconque des revendications 1 à 7, caractérisée par le fait qu'un circuit de commande est interconnecté à la matrice de mémoire de telle manière que les signaux de sortie de drain, qui indiquent la fin d'une durée d'inscription ou d'une durée d'effacement d'une ligne de mémoire, sont utilisés pour le débranchement de la tension d'inscrip-

tion ou de la tension d'effacement appliquée à la ligne de mémoire associée.

- 9) Mémoire suivant l'une quelconque des revendications 1 à 8, caractérisée par le fait que, pour réaliser les différentes
5 cellules de mémoire, on utilise des transistors à effet de champ reprogrammables électriquement et qui sont constitués selon le principe à grille flottante ou bien selon le principe MNOS.
- 10) Mémoire suivant l'une quelconque des revendications 1 à 9, caractérisée par le fait que les conducteurs de grille des
10 transistors à effet de champ utilisés pour la réalisation de cellules de mémoire sont réunis selon le mode par mots et que les conducteurs de drain associés soient réunis selon le mode par bits.
- 11) Mémoire suivant l'une quelconque des revendications 1 à 10, caractérisée par le fait qu'un circuit de commande est intercon-
15 necté à la matrice de mémoire de telle manière que les tensions de grille, qui sont nécessaires en tant que valeurs prédéterminées de tension de seuil (U_{GS} et U_{GL}) pour la lecture de contrôle lors de la programmation et de l'effacement, ainsi que la tension de grille pour la lecture de la mémoire (U_{GR}) sont prélevées sur un même
20 diviseur de tension de telle manière que l'on ait toujours $|U_{GL}|$ inférieure à $|U_{GR}|$ et que l'on ait simultanément $|U_{GR}|$ inférieure à $|U_{GS}|$.

FIG 1



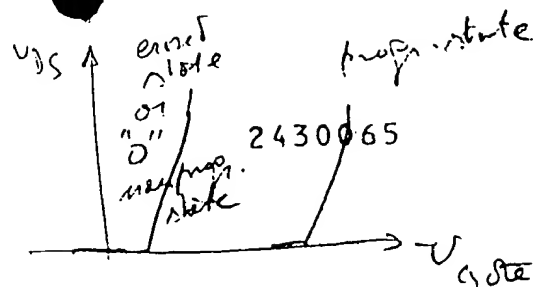


FIG 2

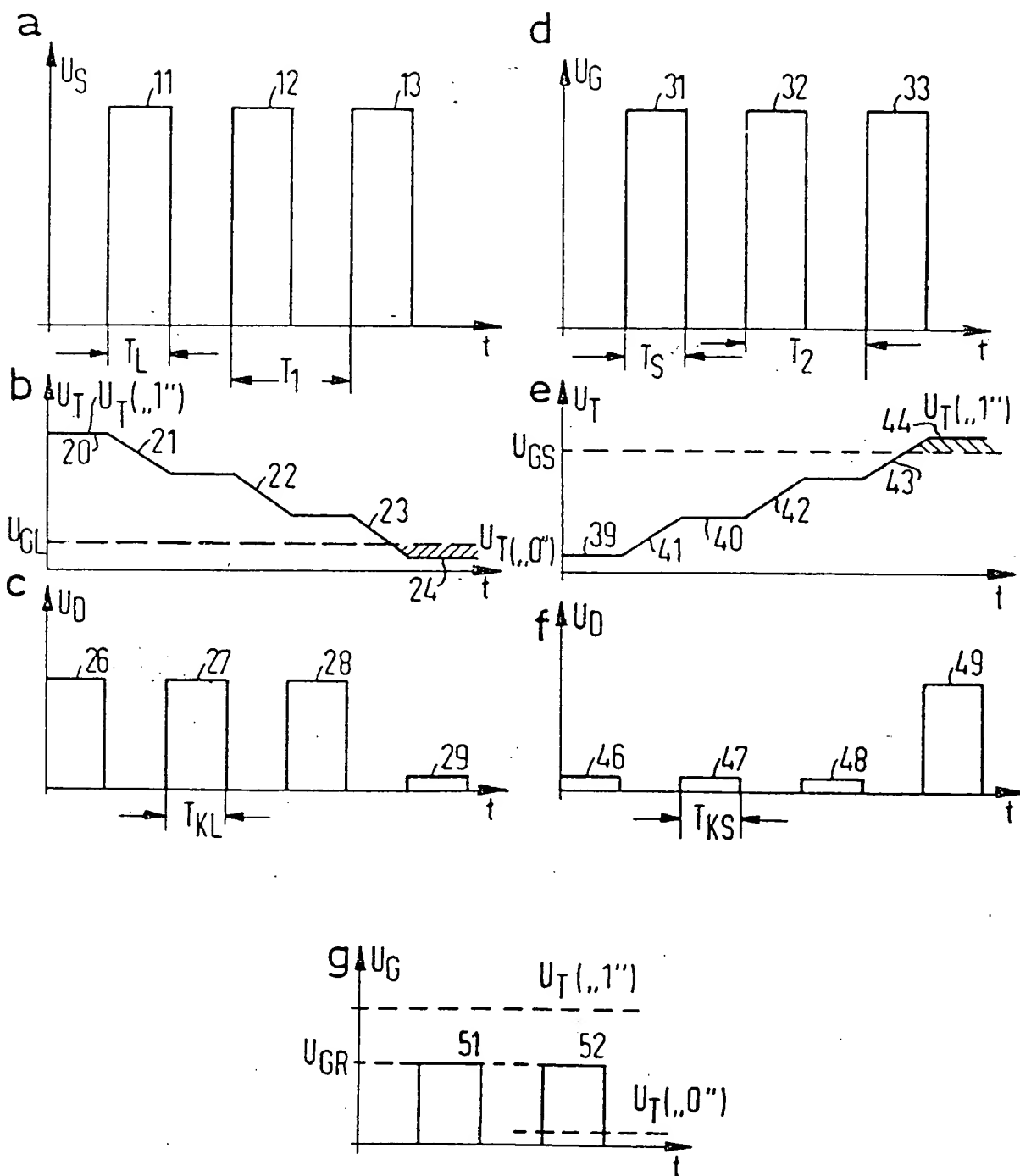


FIG 3

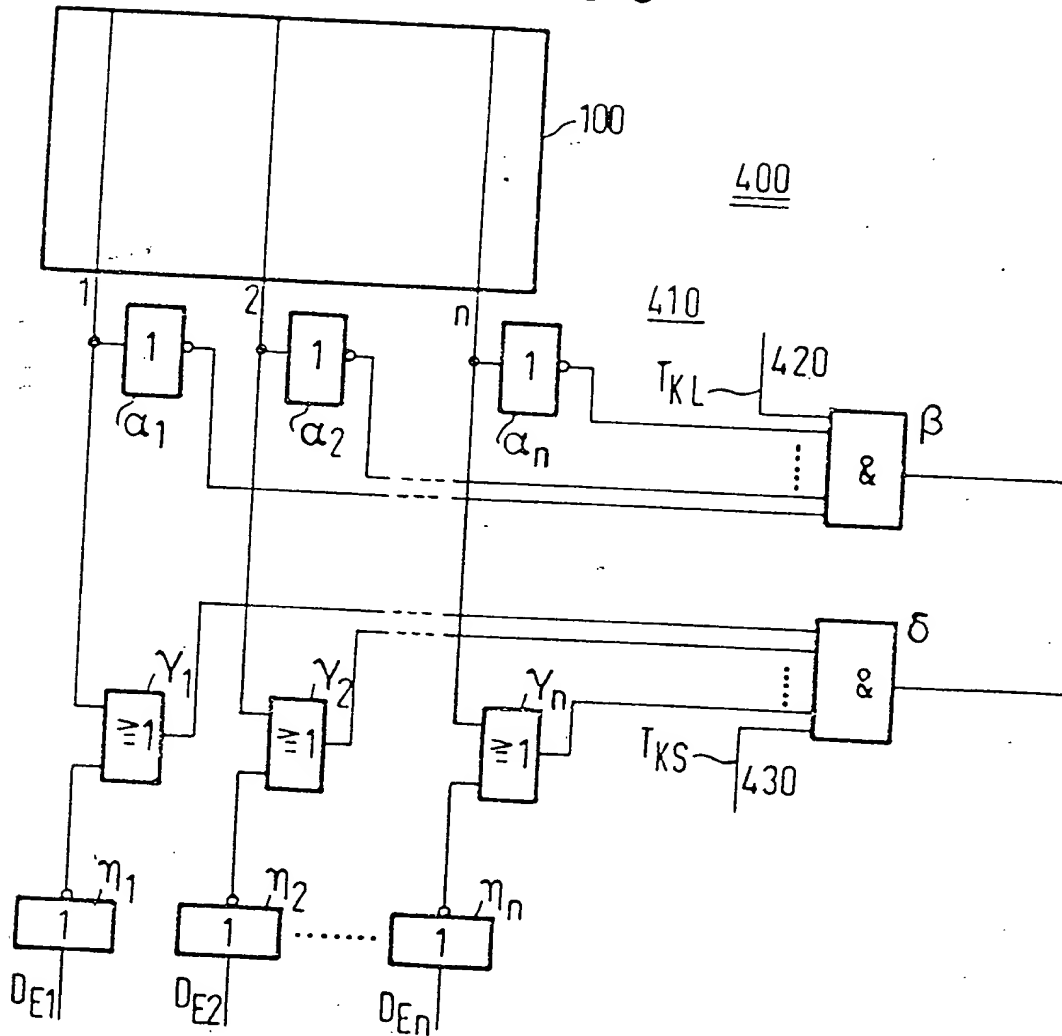
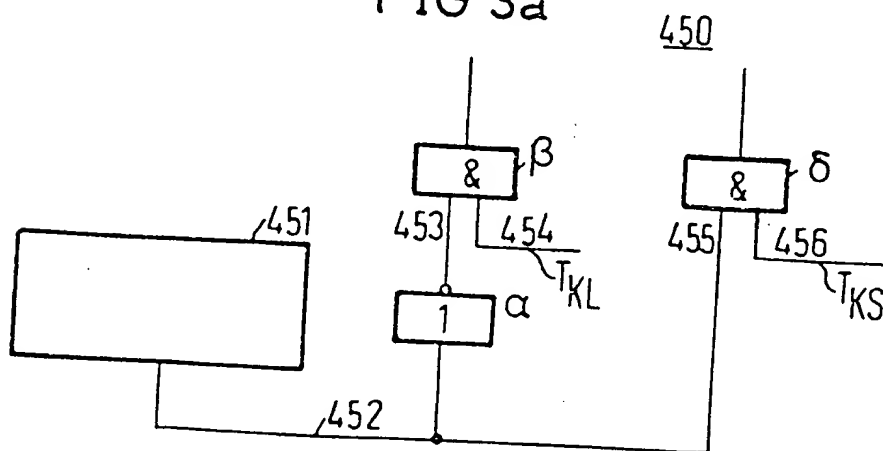


FIG 3a



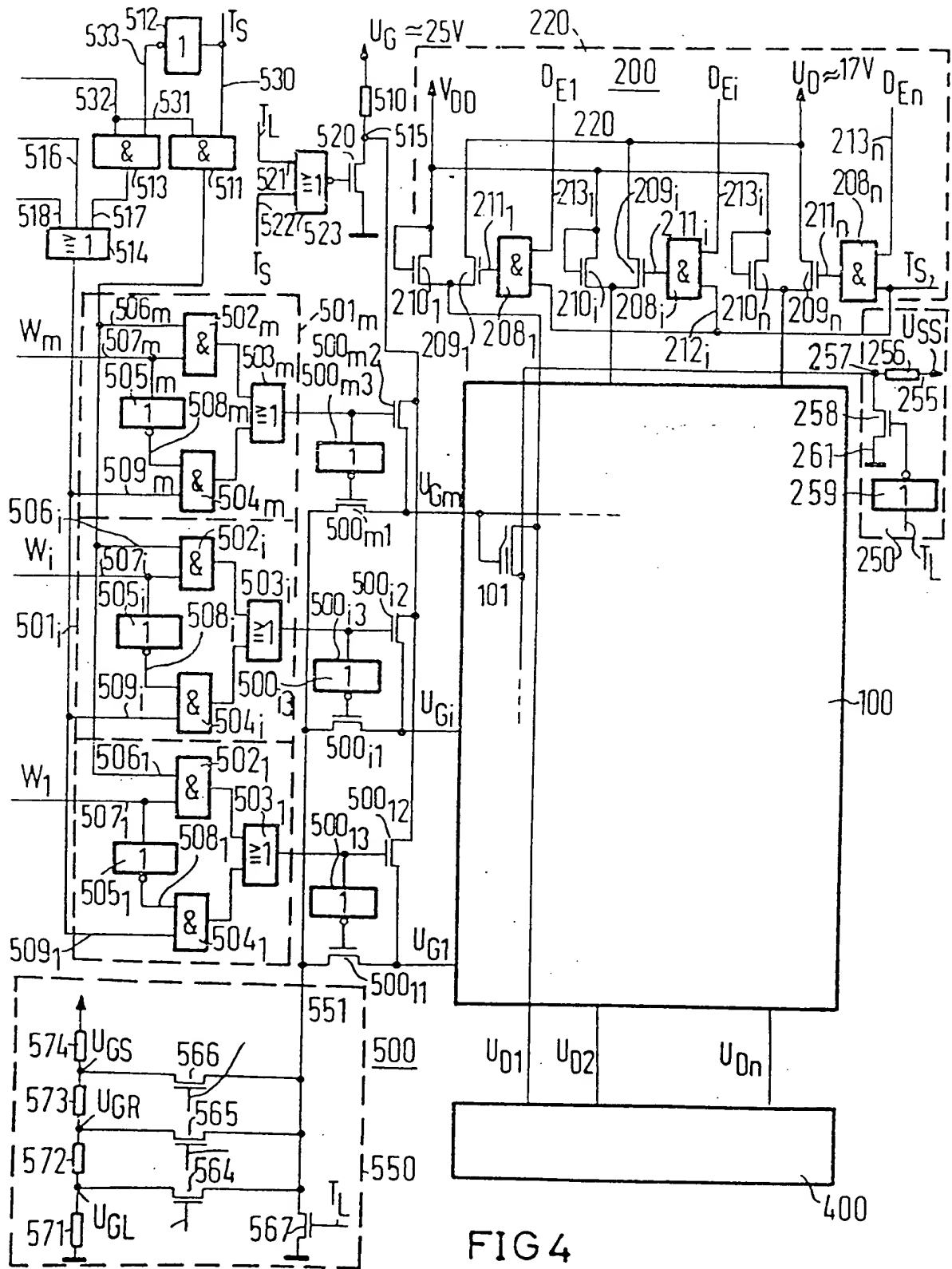
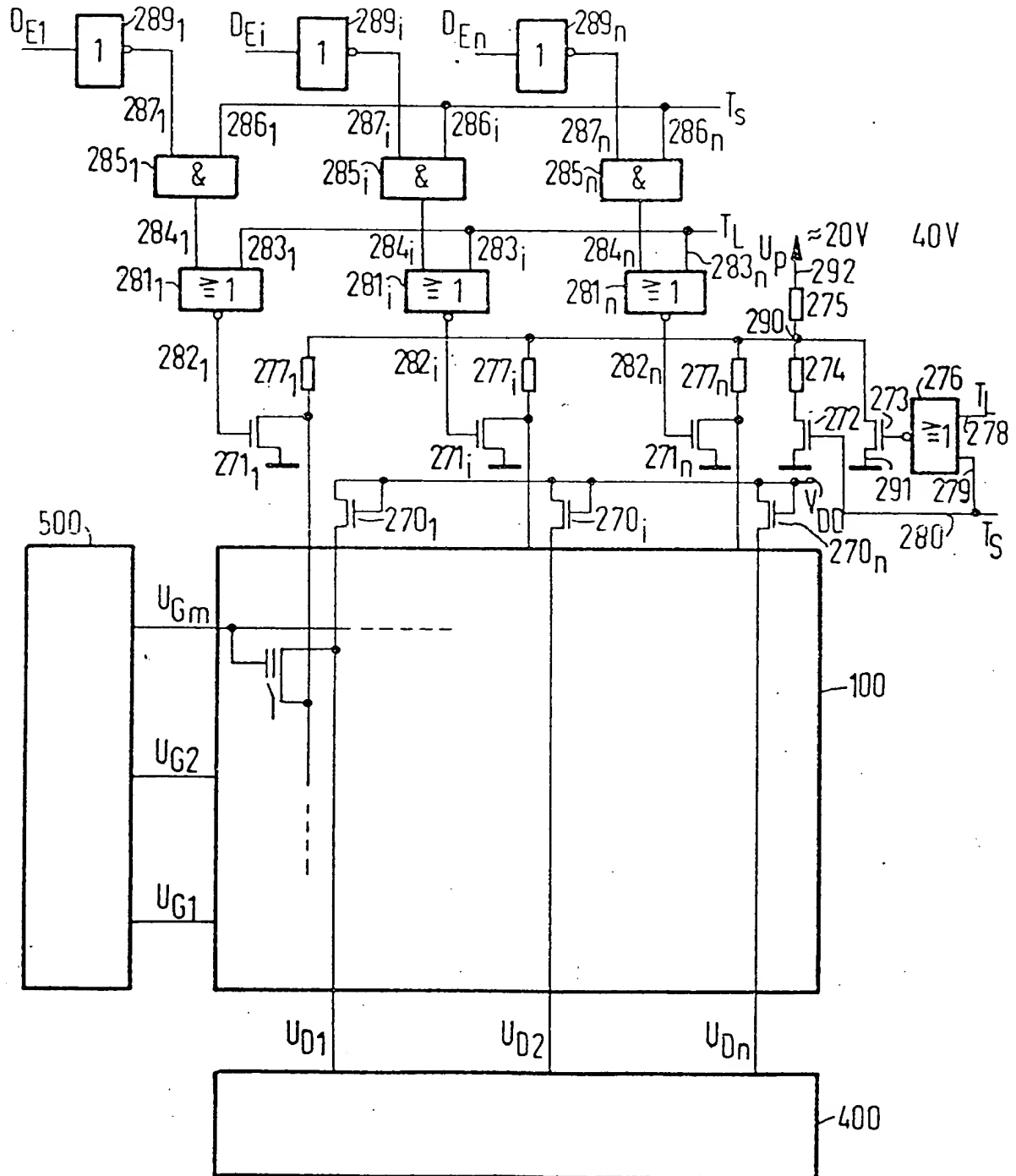


FIG 4

FIG 5



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.